

III КОНФЕРЕНЦИЯ FPGA РАЗРАБОТЧИКОВ

FPGA-Systems 2021.2

Доступно в записи на Youtube

Конференция в Москве



Конференция в
Санкт-Петербурге

Приходи на следующую конференцию

fpga-systems.ru/meet

Поддержи мероприятие

Способ 1

Способ 2

Новые радиационностойкие ПЛИС европейского производства для применения в бортовой аппаратуре

Ноябрь 2021 г.

Конференция FPGA разработчиков
FPGA-Systems 2021.2

Королев А.В., ООО «ИТР»

Компания 3D PLUS

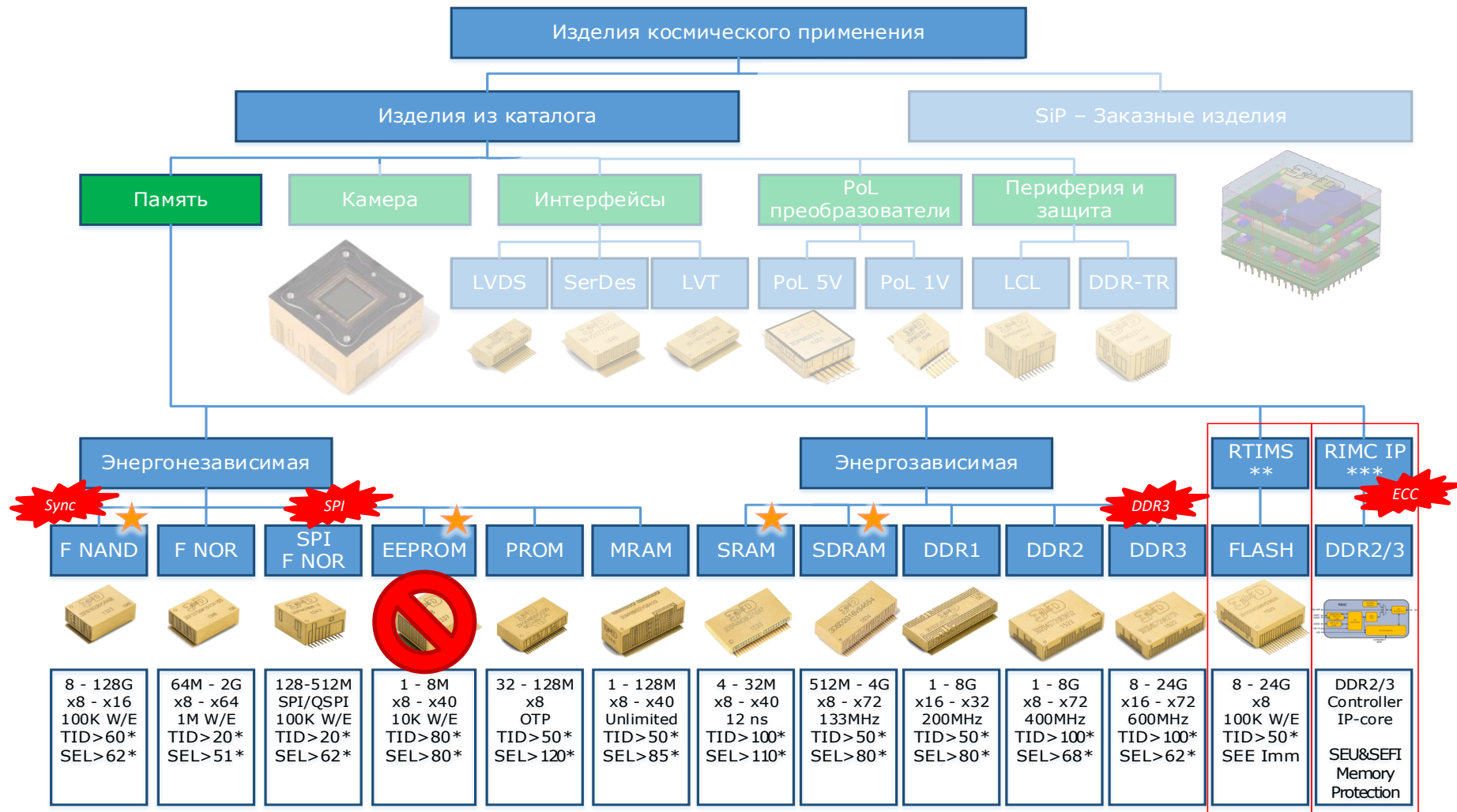
Основные факты

- Основана в 1995 году
- Место расположения: Бюк, Франция
- Штат: 270 сотрудников
- Производитель высоконадёжных гибридных ИС и Систем в Корпусе (System-in-Package) для ответственных применений
- Производственная мощность: 750 модулей космической квалификации в неделю, в том числе более 25 камер.
- В 2020 году поставлено 30 000 квалифицированных для космоса электронных компонентов. На начало 2021 года в космосе находятся 176 000 модулей.
- Производственная линия сертифицирована ESA и CNES для изготовления модулей космического применения
- Отсутствие ограничений для экспорта в РФ (ITAR Free)



Штабквартира: Бюк, Франция

Номенклатура доступных модулей памяти



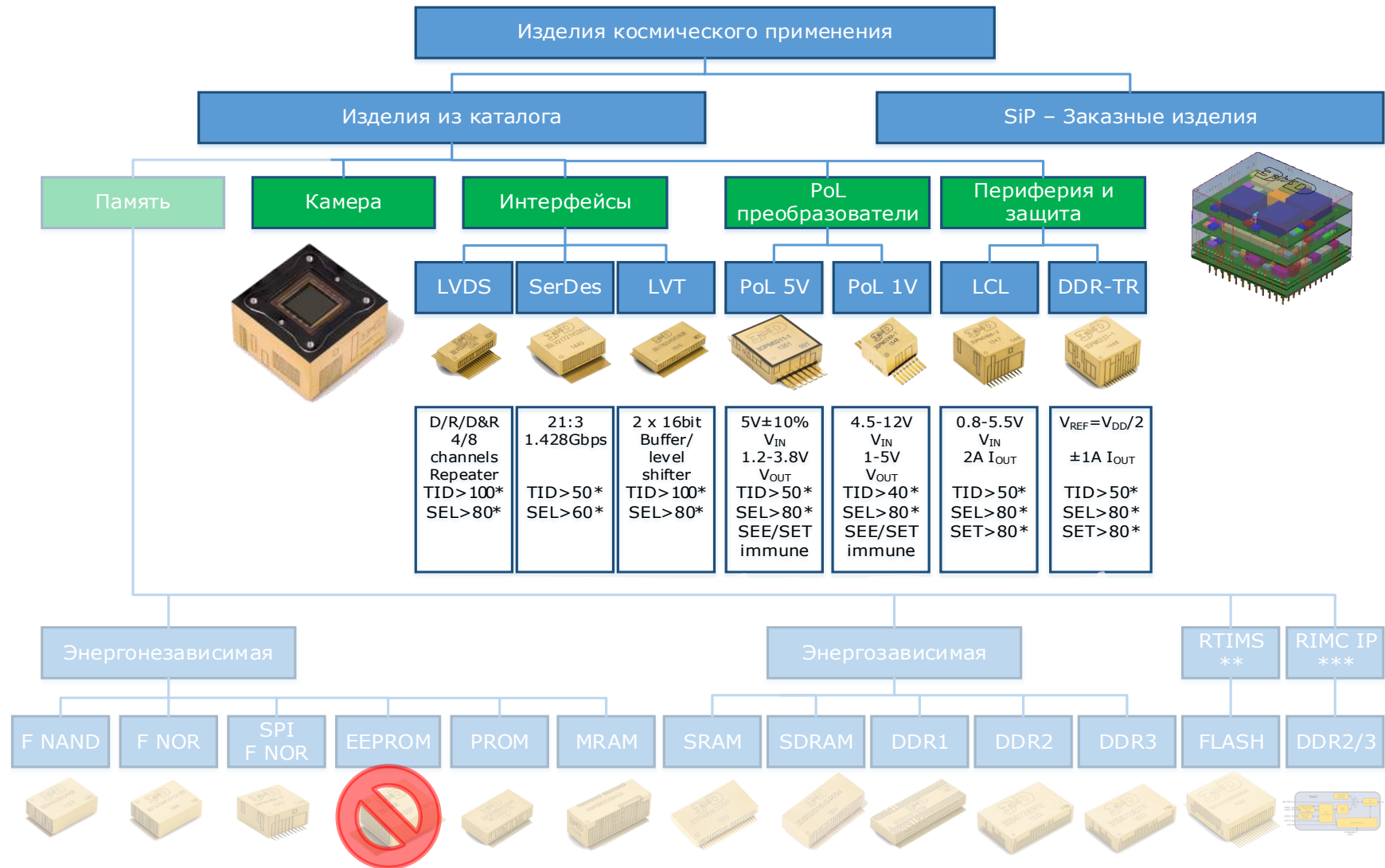
★ Изделия включенные в перечень предпочтительных компонентов Европейского Космического Агентства (EPPL)

Примечания: * TID приведен в Krad(Si); SEL приведен в МэВ*см²/мг.

** Радиационнотойкая интеллектуальная сборка памяти (Radiation Tolerant Intelligent Memory Stack)

*** Радиационнотойкий IP-контроллер памяти (Radiation Intelligent Memory Controller IP)

Номенклатура доступных интерфейсов, периферии и DC/DC преобразователей



Примечания: * TID приведен в Krad(Si); SEL приведен в МэВ*см²/мг.

** Радиационнотойкая интеллектуальная сборка памяти (Radiation Tolerant Intelligent Memory Stack)

*** Радиационнотойкий IP-контроллер памяти (Radiation Intelligent Memory Controller IP)

Описание модульного компьютерного ядра

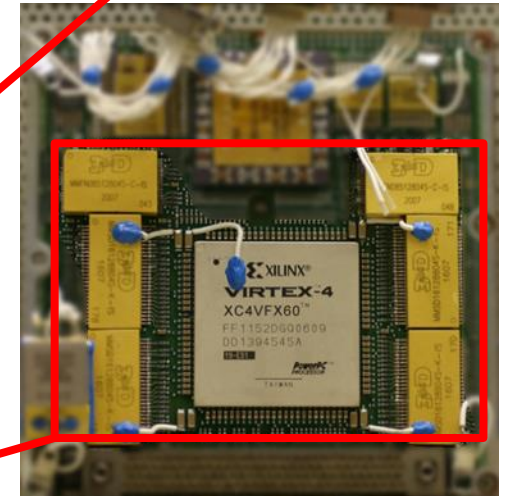
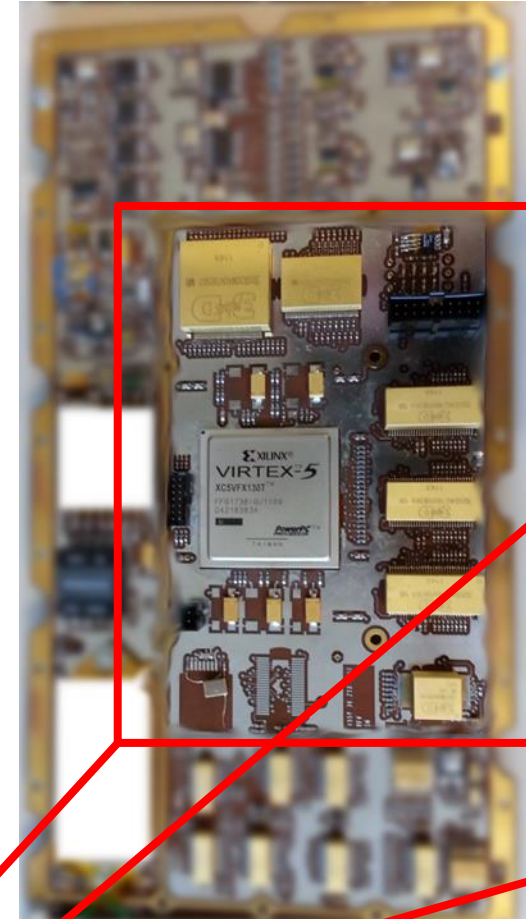
Предпосылки разработки модуля FUSIO RT

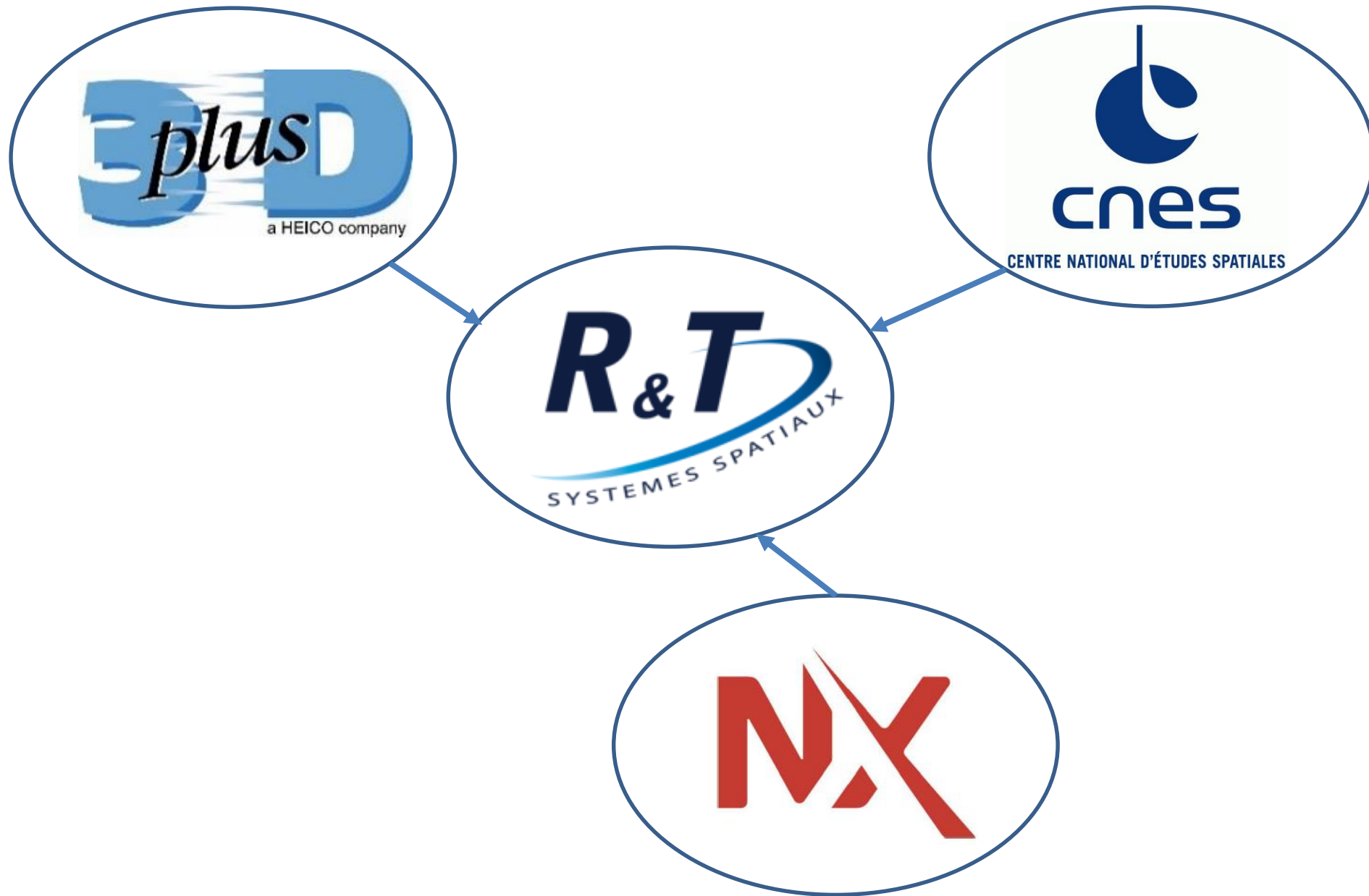
Большинство компьютерных плат вычислительных устройств имеют основную конструкцию с использованием ПЛИС с загрузочной памятью + вычислительная память + накопитель данных.

FUSIO RT – унифицированное перепрограммируемое компьютерное ядро космического уровня качества со всеми необходимыми элементами, включенными в состав модуля.

Достигаемые преимущества:

- уменьшение размера печатной платы,
- подтвержденный радиационностойкий конструктив,
- квалификация в форме полнофункционального модуля Plug-and-Play

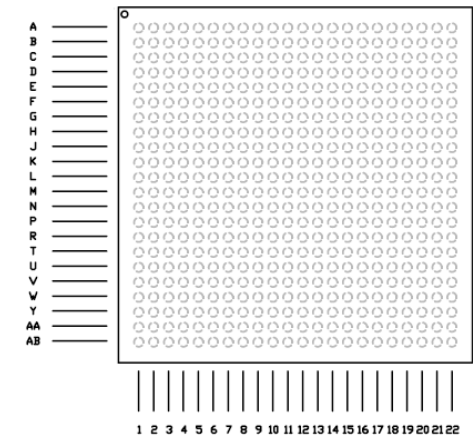
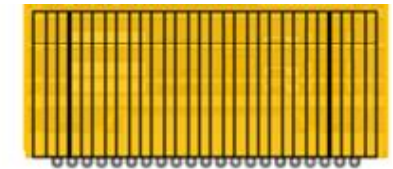
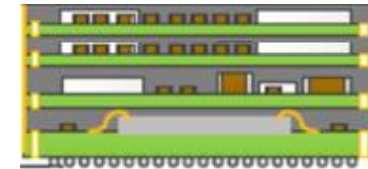




Концепция модуля – компромисс между мощностью и простотой в

- **Корпус BGA483 с шагом выводов 1,27 мм, 32x32x12,5* мм³ (* в полной конфигурации)**

- 1,27 мм BGA соответствует производственному процессу 3D PLUS PID.
- Корпус BGA483 с габаритами 32x32 мм экономит место на печатной плате
- Простота сборки
- Все порты I/O памяти интегрированы в составе модуля
- Доступны 262 пользовательских порта ввода/вывода (с напряжениями 3,3 В, 1,8 В и 1,5 В)



- **Опциональная интегрированная память SDRAM/NAND**

- Достаточная производительность
- Для памяти SDRAM не требуется дополнительного согласующего стабилизатора (DDR TR)

- **Радиационная стойкость**

- Общая накопленная доза TID > 40 крад
- Нечувствительность к SEL до уровня LET > 60 МэВ*см²/мг
- Конфигурационная память отключается при неиспользовании
- IP ядра контроллеров памяти для подавления ошибок вызванных воздействием радиации

Не требует установки памяти

Не требует установки контроллера памяти

Радиационная стойкость по конструкции

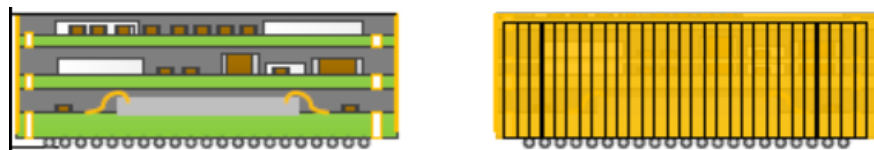
Все в одном корпусе, квалифицированном для космоса

Архитектура – модульный конструктив с фиксированным расположением

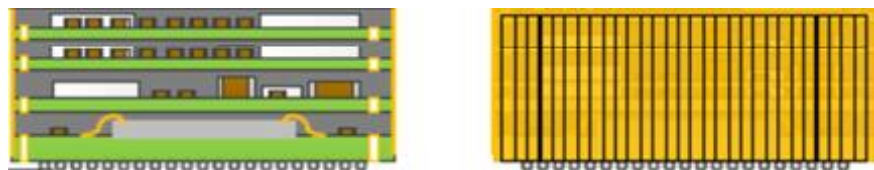
L1+L2: Базовая конфигурация = ПЛИС + Flash NOR SPI
конфигурационная память с троированием (TMR)



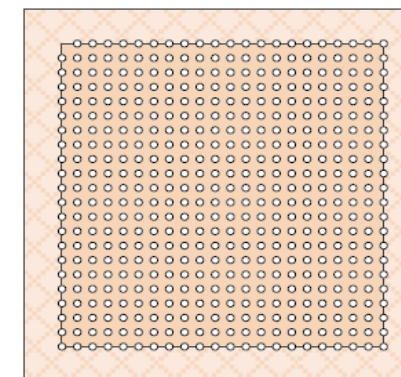
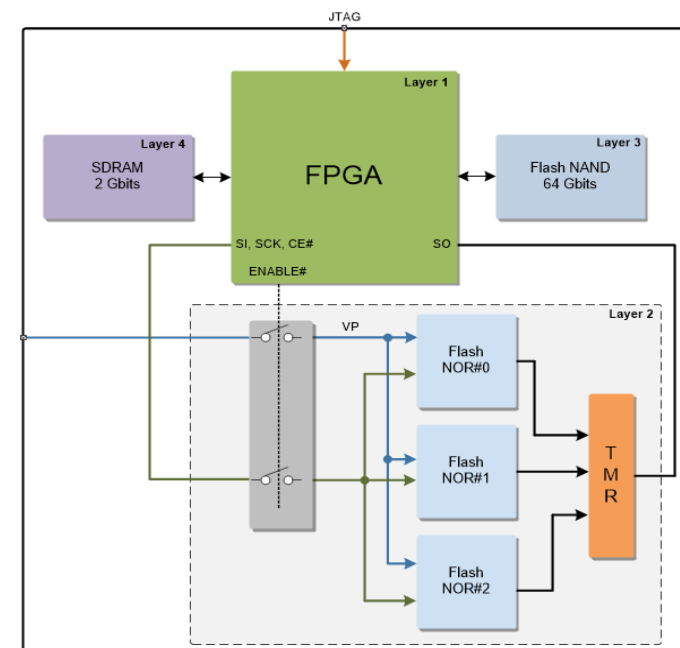
L1+L2+L3: = Базовая конфигурация + Flash NAND 64 Гб
либо = Базовая конфигурация + SDRAM 2Гб



L1+L2+L3+L4: Полнофункциональный модуль =
Базовая конфигурация + Flash NAND 64 Гб + SDRAM 2Гб



Расположение выводов модуля неизменно для всех конфигураций



Корпус BGA483 с шагом выводов 1,27 мм,
ДхШхВ: 32х32х12,5* мм³
(* в 4-х уровневой конфигурации)

Технические характеристики модуля FUSIO RT

Характеристики европейской ПЛИС NX1H35S, входящей в состав модуля

Технологический процесс:

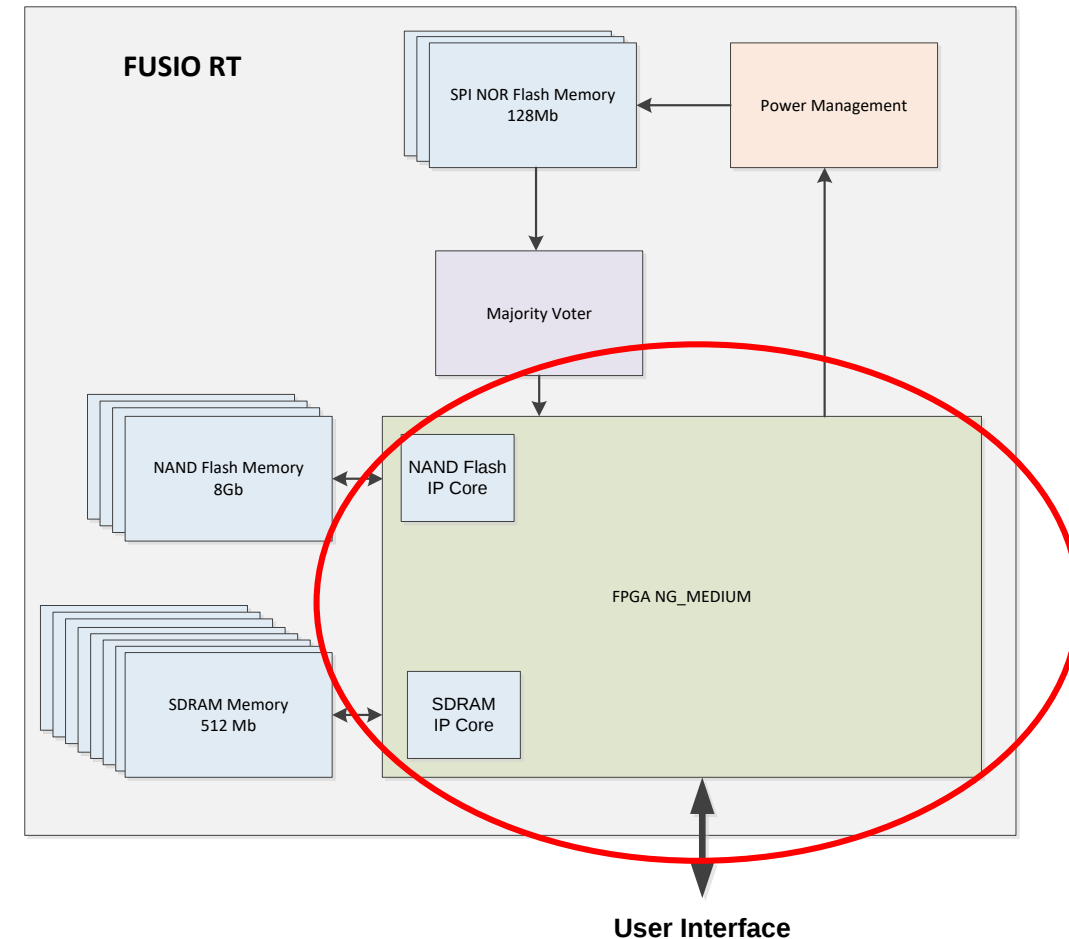
- Производство ST Microelectronics C65-SPACE (65 нм КМОП)
- 3,3 В подзатворный оксид портов ввода/вывода GO2 (5 нм)
- 1,2 В подзатворный оксид ядра GO1 (1,38 нм), троирование транзисторов VT
- 7 слоев медной металлизации, 5 тонких и 2 толстых
- SRAM высокой плотности

Радиационная стойкость:

- TID > 100 крад (Si)
- SEL LET порог > 60 МэВ*см²/мг при 125 °C

Надежность:

- Расчётная сохраняемость информации ячеек библиотек - 20 лет
- ESD = 2 кВ в модели HBM



Характеристики европейской ПЛИС NX1H35S, входящей в состав модуля

Основные характеристики:

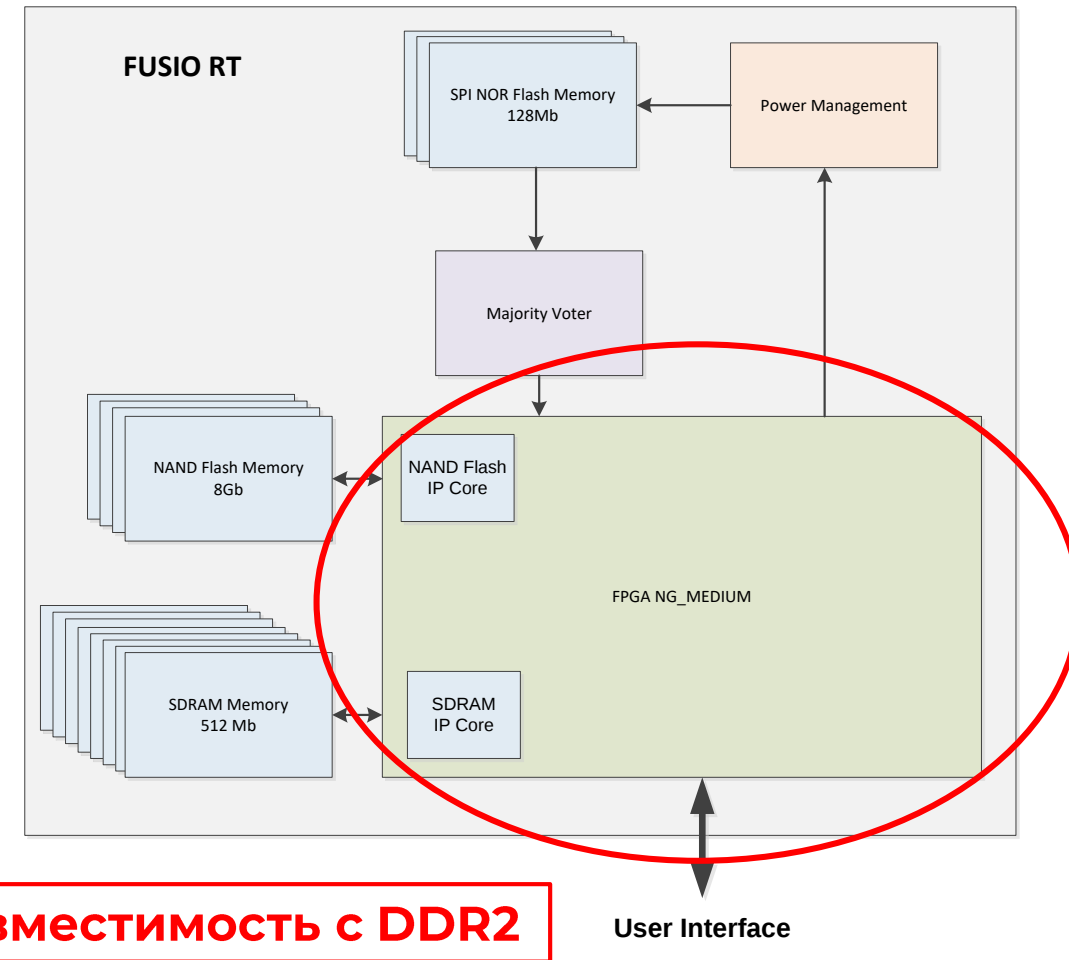
- 35 kLUT
- 3 Мб RAM
- 112 блоков DSP
- 5 настраиваемых режимов, включая SPI, непосредственное управление по JTAG и SpaceWire в составе модуля FUSIO RT
- Нет аппаратного IP ядра процессора

Характеристики портов ввода/вывода:

- Поддержка различных входных напряжений I/O от 1,5 В до 3,3 В
- Поддержка холодного резерва
- Режим совместимости с LVDS
- Программируемые линии задержки на всех контактах
- Программируемая резистивная терминация
- 374 порта ввода/вывода

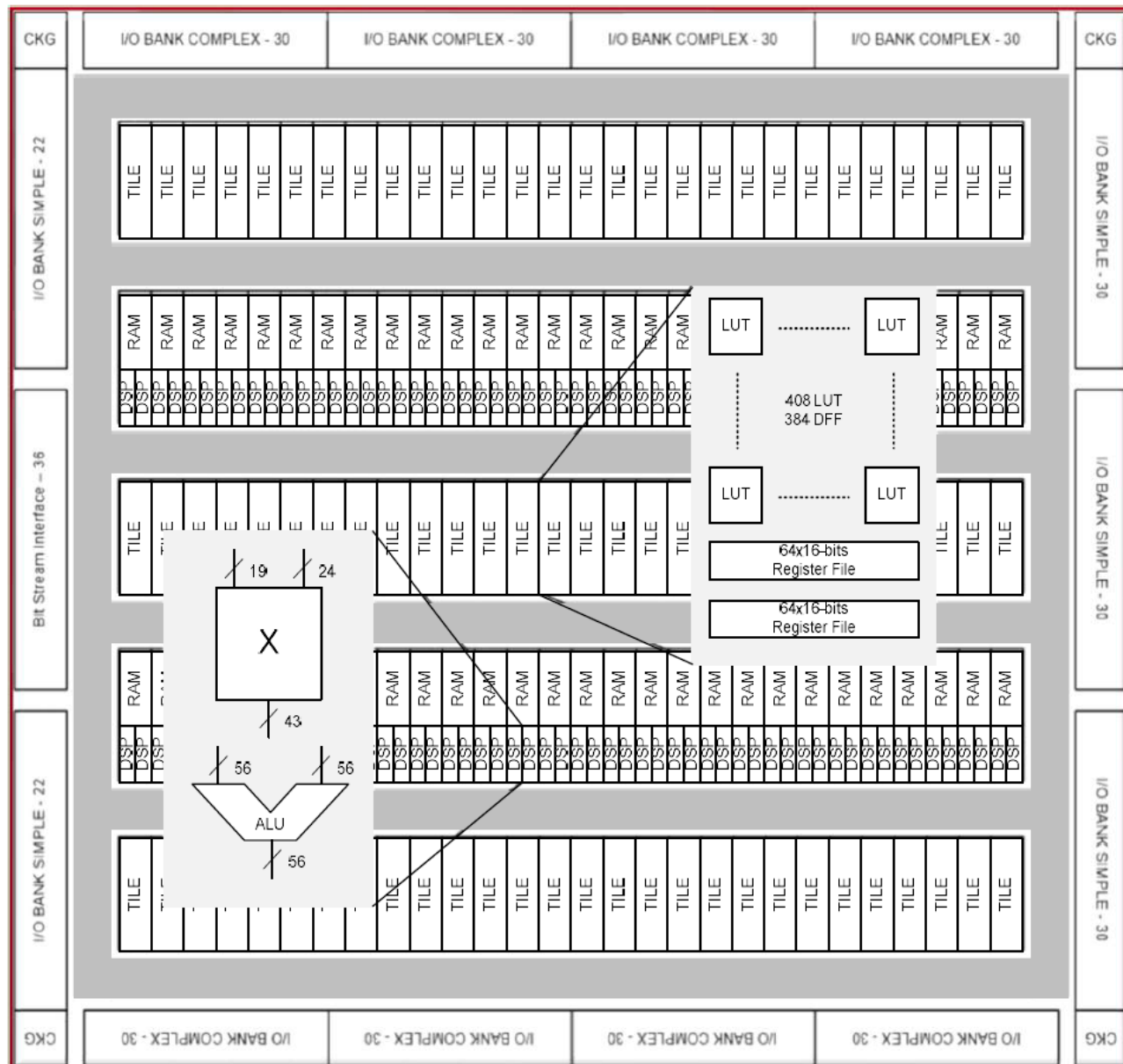
Энергопотребление:

- Статическое энергопотребление ядра по линии VDD в 2 раза меньше в сравнении с Antifuse или FLASH-based ПЛИС



Характеристики европейской ПЛИС NX1H35S, входящей в состав модуля

Device	Details	NX1H35S
Capacity		
ASIC Gates		550 000
Logic Modules	3x Tile + 2CGBs	
Register	384DFF*28*3rows	32 256
LUT-4	408LUT*28*3rows	34 272
Carry	96CY*28*3rows	8 064
Embedded RAM		2,856Mb
DPRAM	28RAM*2rows*48Kb	2.688K
Core Register File	28*2RF*3rows	168
Core Register File Bits	168*64*(16+6)bits	168K with ECC
Additional Features		
DSP Blocks	56*2rows	112
SpaceWire link I/F 400Mbps	CODEC	1
High-Speed Serial Link 6,25Gbps	SERDES Tx/Rx	0
Hard IP Processor core	ARM Cortex R5	0
Clocks	4 CKG * 6 CCK	24
Inputs / Outputs		
I/O banks	8 Complex + 5 Simple	13
DDR PHY (11 IOBs)	2x / Bank Complex	16
SpaceWire PHY (8 IOBs)	2x / Bank Complex	16
Packages – User I/Os		
LG625 & CG625	29*29mm / 1mm	374



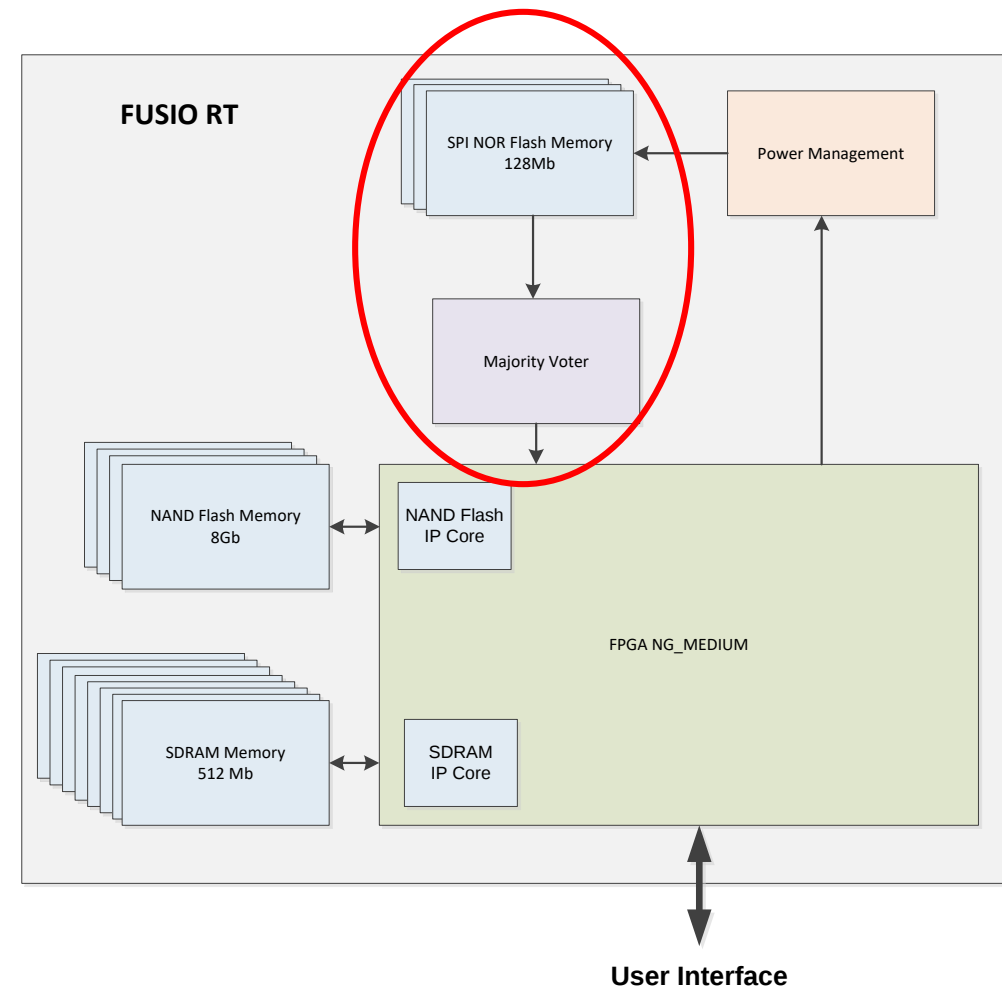
Конфигурационная память Flash NOR SPI для загрузки ПЛИС

Объем потока (bitstream) загрузки ПЛИС:

- Максимальный объем потока (100% утилизация) = 6,46 Мб
- Максимальный объем потока с инициализацией всех RAM = 12 210 Кб
- Время загрузки = 240 мс @ 50 МГц

Конфигурационная память (характеристики):

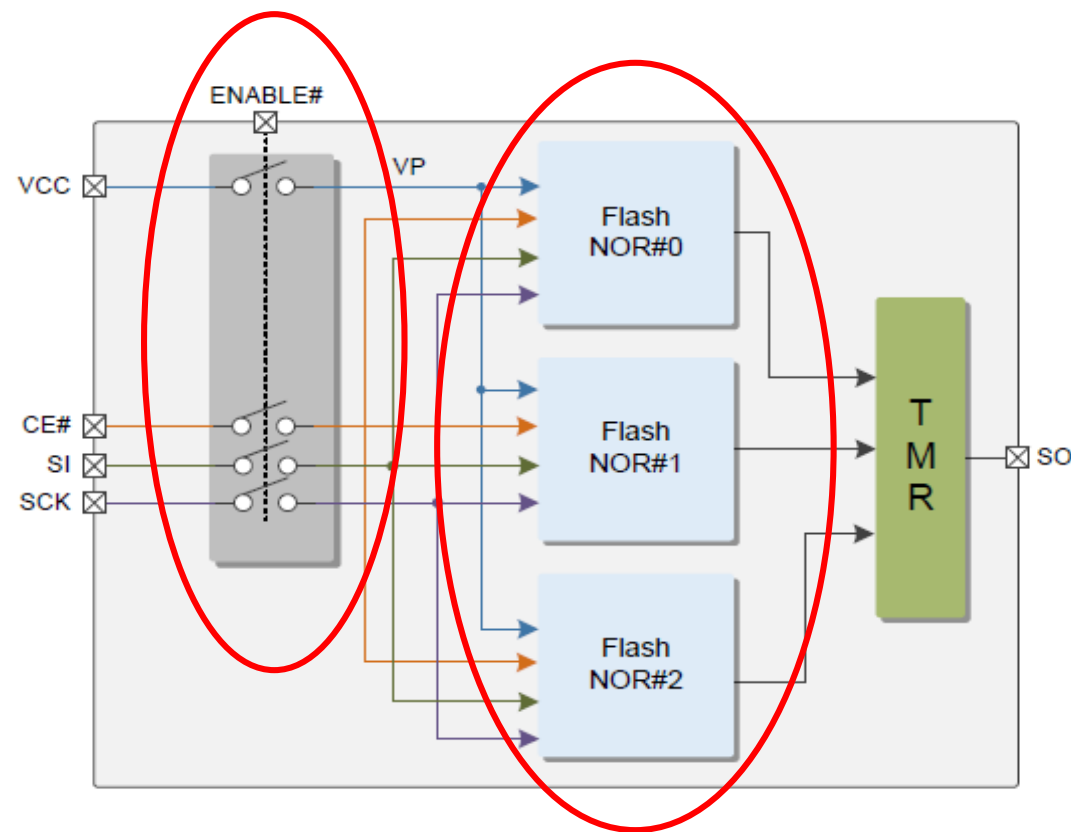
- На основе SPI NOR
- 100 000 циклов стирания/записи
- 20 лет хранения информации
- Работа с однополярным питанием: 3,3 В чтение, стирание и программирование.
- 50 МГц нормальный режим, 25 МГц загрузка ПЛИС
- Программирование от 1 до 256 байт на страницу
- Приостановка и возобновление программирования/стирания
- Работа с малым заголовком инструкций



*Замечание: TMR SPI NOR может быть заказана как отдельный модуль 3D PLUS с партномером : **3DFS128M01VS2728**

Конфигурационная память (радстойкость):

- TID запитанного модуля = 20 крад (Si)
- TID модуля без питания = 40 крад (Si)
 - **Выключатель питания интегрирован в единый блок питания**
- SEL LET порог $> 62,5 \text{ МэВ} \cdot \text{см}^2/\text{мг}$
- SEU LET порог $> 15 \text{ МэВ} \cdot \text{см}^2/\text{мг}$, сечение отказа $= 7,5 \cdot 10^{-11} \text{ см}^2/\text{бит}$
 - **TMR** – 3 SPI NOR FLASH с мажоритарной схемой голосования для снижения влияния SEU и SEFI
 - **128 Мб каждый банк**
- SEFI LET порог $> 2 \text{ МэВ} \cdot \text{см}^2/\text{мг}$, сечение отказа $= 5 \cdot 10^{-6} \text{ см}^2/\text{устройство}$
 - **Восстановление функционирования обеспечивается при помощи отключения питания и благодаря тройному резервированию**



Вычислительная память (опционально):

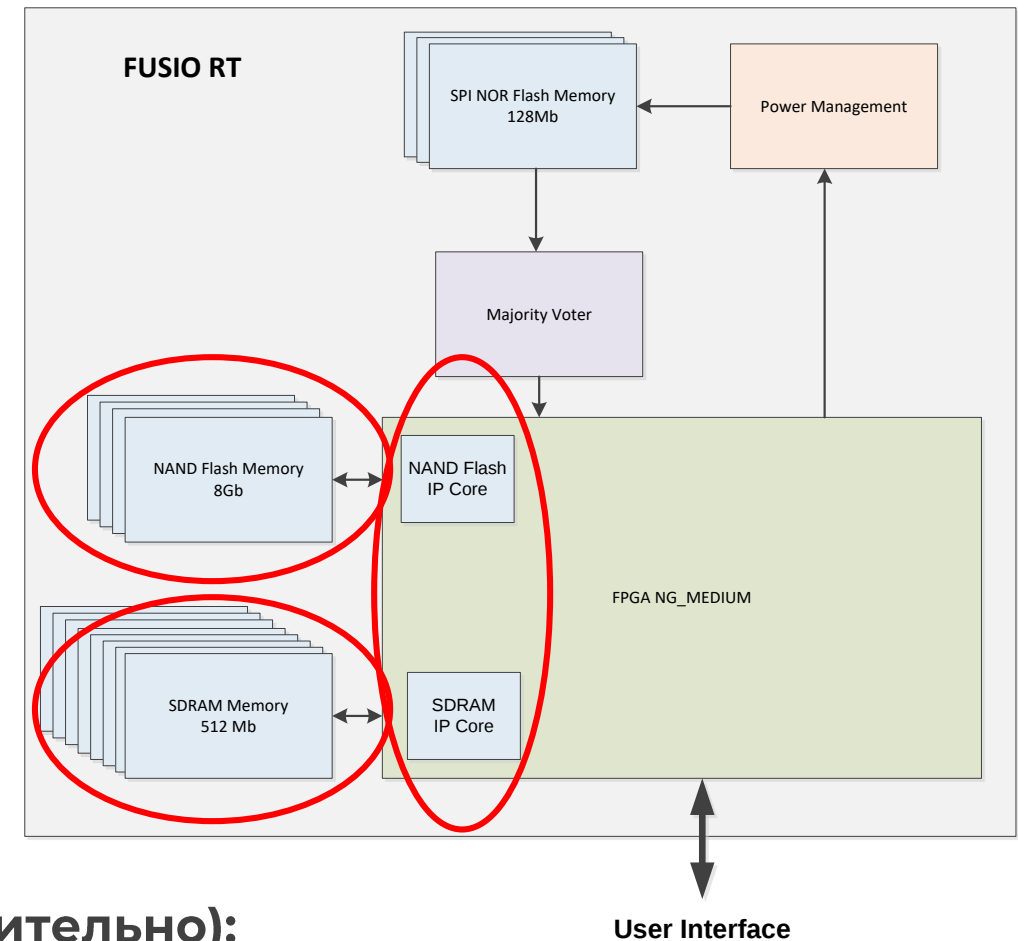
- **SDRAM** – шина от x8 до x32 бит для адаптации к разным скоростям и кодам восстановления ошибок ECC
- Доступна интеграция от 512 Мб до 2 Гб
- Память 3D PLUS SDRAM внесена в ограничительный перечень EPPL

Память хранилища данных (опционально):

- **NAND Flash** – доступна интеграция от 16 Гб до 64 Гб
- Шина данных от x8 до x32 бит для адаптации к разным скоростям
- 100 000 циклов стирания/записи
- 10 лет хранения информации
- Память 3D PLUS NAND Flash внесена в ограничительный перечень EPPL

IP ядра повышения стойкости к радиации (дополнительно):

- IP ядро контроллера SDRAM для подавления ошибок вызванных воздействием радиации в SDRAM
- IP ядро контроллера NAND Flash для подавления ошибок вызванных воздействием радиации в NAND Flash

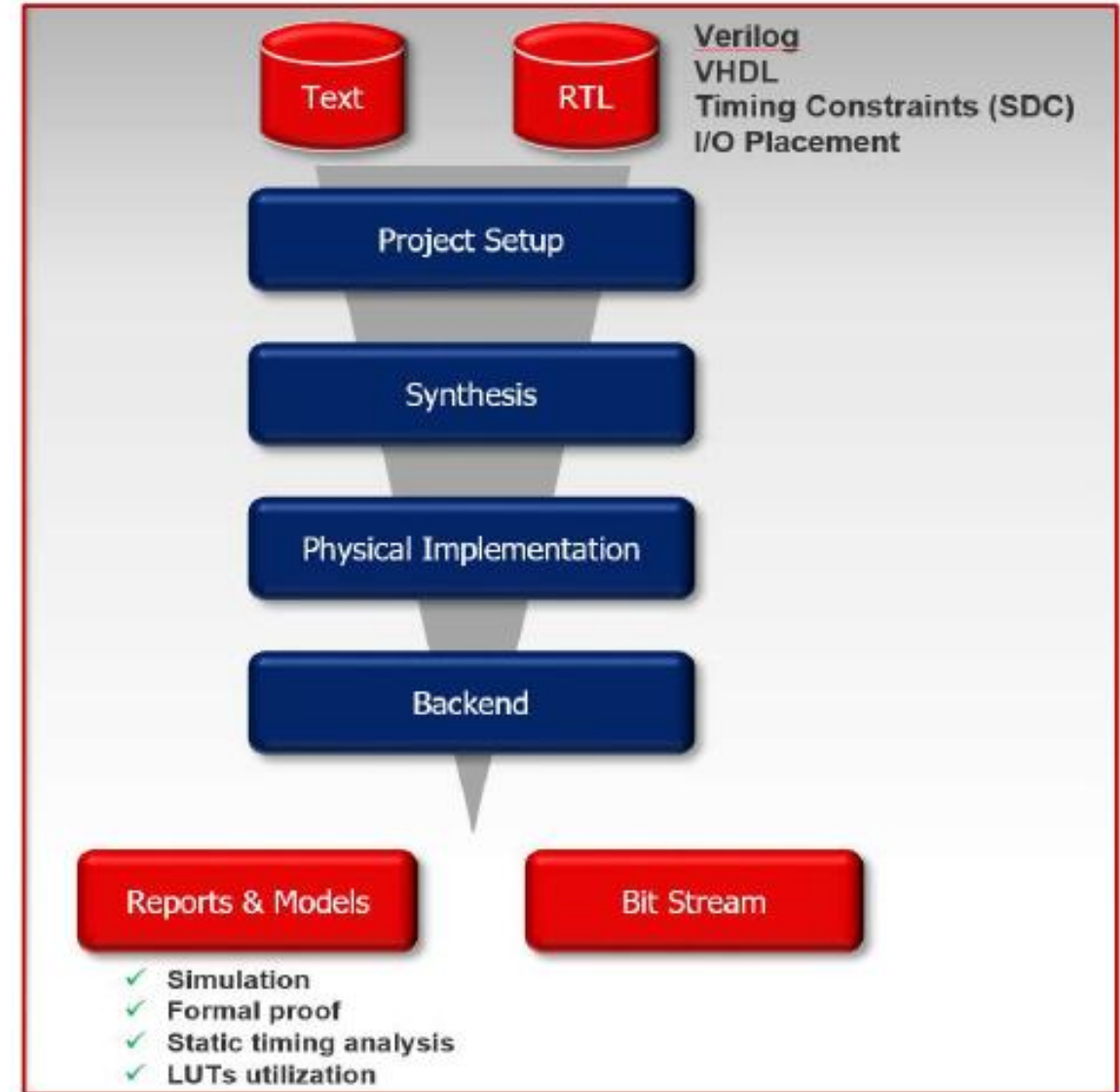


262 доступных порта ввода/вывода
(из 374 портов, доступных в ПЛИС
NG-Medium)

Программное обеспечение

NXmap

- Уникальная среда проектирования ПЛИС предоставляется компанией NanoXplore (разработчик ПЛИС и ПО)
- Программное обеспечение включает синтезатор и утилиту размещения и трассировки
- Предоставляются модели для симуляции с обратной аннотацией
- Встроенный оптимизатор предназначен для уменьшения логической плотности и повышения рабочей частоты



Поддерживаются: Verilog IEEE 1364-1995/2001/2005
VHDL IEEE 1076-1993/2008

Программное обеспечение **NXmap** доступно для ОС **Linux**

Menu bar

Configuration parameters bar:

- Capture_width, capture_depth
- Trigger_mode (basic or basic_and_edges)
- Capture_mode (pre_trigger_enable & value or multiple_windows)
- Adv_trigger_enable (single level or two-level trigger)
- User's defined additional buffering: 0, 1 or 2

Status bar:

- Waiting for command
- Waiting for Adv_trigger
- Waiting for trigger
- Current capture window (for multiple_windows capture)
- Loading captured data

TRIG IMMEDIATE

TRIG

User's defined signal names

DATA_IN(15:0)	x"3BAC"
ADDR_W(7:0)	251
CS	'1'
WR	'0'
DATA_OUT(15:0)	x"3BAC"
ADDR_R(7:0)	x"4E"
STATUS(3:0)	b"0110"
ENA	'1'
CNT(5:0)	55

Radix:

- Binary
- Hexadecimal
- Decimal Unsigned
- Decimal Signed

Active cursor

Active cursor	C1
TRIG to C1	604
TRIG to C2	1095
TRIG to C3	1317
C1 to C2	491

Main trigger conditions

```
DATA_IN = x"0ADC"
ADDR_W = x"73"
CS = '1'
WE = R (rising)
DATA_OUT = b"xxxxxxxxxxxxxxxxxxxx"
```

Adv trigger conditions

```
DATA_IN = x"0ADC"
ADDR_W = x"73"
CS = '1'
WE = R (rising)
DATA_OUT = b"xxxxxxxxxxxxxxxxxxxx"
STATUS = b"0000000000000000"
ENA = b"00000000"
CNT = b"000000"
```

Synthesize **Place** **Route**

Command **Select** **Element** **Path** **By** **Plane** **Domain** **Any** **Type** **Longest**

Filters:

Matching elements: (40)

Name

MAIN1 (-)-I-ENA.O1..DUAL

MAIN1 (-)-I-ENA.O1..DUAL

MAIN1 (-)-I-ENA.O1..DUAL

MAIN1 (-)-I-ENA.O1..DUAL

MAIN1 (-)-I-ENA.O1..DUAL

MAIN1 (-)-I-ENA.O1..DUAL

MAIN1 (-)-I-ENA.O1..DUAL

Options:

☐ Ensure visible

☐ With auto refit

Path:

Domain: DATA[Input to cg-CLK:Rising]

Delay: 2,395ns

External: (-)-I-ENA.O -> (-)-G01.6:c-ENA.I2

Internal: (-)-G01.6:c-ENA.I2 -> (-)-G01.6:c-ENA.O

External: (-)-G01.6:c-ENA.O -> (-)-IUT2.Iout_req[12].I4

Программная
важнейшая
компания

[illegible]

IP-ядра, предоставляемые компанией NanoXplore

- NXScore
- Генератор параллельных КИХ-фильтров (FIR):
 - **Systolic** – реализует полностью программируемый параллельный фильтр N-TAP FIR. Он поддерживает до 56 ответвлений и обеспечивает самую высокую рабочую частоту
 - **Transpose** – реализует полностью программируемый параллельный фильтр N-TAP FIR. Он поддерживает до 56 ответвлений и обеспечивает высокую рабочую частоту
 - **Transpose dual** – реализует полностью программируемый параллельный фильтр N-TAP FIR и поддерживает до 56 ответвлений
 - **Transpose symmetric** - реализует полностью программируемый параллельный фильтр N-TAP FIR и поддерживает до 112 ответвлений и обеспечивает высокую рабочую частоту
- SpaceWire IP-ядро (CODEC, RMAP, Routing switch)
- Интерфейс DDR2, совместимый с IP-ядром RIMC компании 3D PLUS

IP-ядра, предоставляемые компанией 3D PLUS

- Контроллер памяти DDR2
- Контроллер памяти SDRAM
- Контроллер памяти NAND Flash

Контроллеры совместимы со всеми конфигурациями модуля FUSIO RT

IP-ядра, предоставляемые компанией Gaisler

- Шины: AHB2AHB, AHBCTRL, AHBUART, APBCTRL, APBUART, GR1553B, GRCANFD, GRETH, GRGPIO, GRPCI2, GRSPW2, I2CMST, SPICTRL
- Памяти: FTAHBRAM, FTMCTRL, MEMSCRUB, SPIMCTRL
- Процессоров: GPTIMER, LEON3/LEON3FT

IP-ядра, предоставляемые компанией Adentis

- Ядро Mil-Std-1553B BC/RT

IP-ядра, предоставляемые компанией SkyLabs

- PicoSkyFT и библиотеки PicoLIB (UART, Timer, I2C, GPIO...)

Варианты комплектов поставки FUSIO RT

Конфигурации поставляемых модулей

- **3DMC0753-х:** ПЛИС и конфигурационная память
- **3DMC0754-х:** ПЛИС, конфигурационная память и 64 Гб энергонезависимой памяти (ПЗУ)
- **3DMC0755-х:** ПЛИС, конфигурационная память и 2 Гб энергозависимой памяти (ОЗУ)
- **3DMC0752-х:** ПЛИС, конфигурационная память, 2 Гб энергозависимой памяти (ОЗУ) и 64 Гб энергонезависимой памяти (ПЗУ)

Датшит (тактико-технические характеристики)

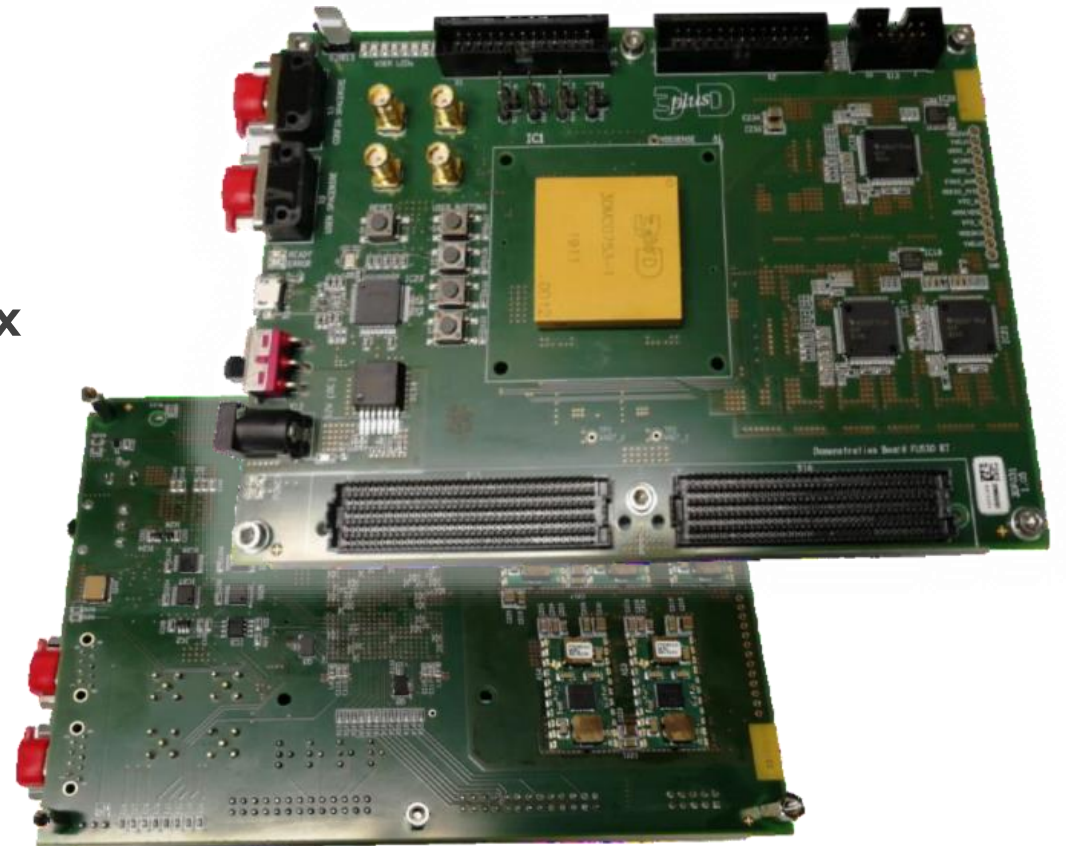
- **3DFP-0753** (для базовой конфигурации)

Отладочная плата 3DEV0753

- Доступна к заказу с базовым модулем **3DMC0753-х**

В комплект поставки входит **Пакет документов**

- Детальная спецификация
- Отчеты радиационных испытаний
- Лицензионное соглашение на использование ПО для разработки
- Руководство пользователя и вся сопроводительная документация к ПЛИС описание ПО NXmap, библиотек.

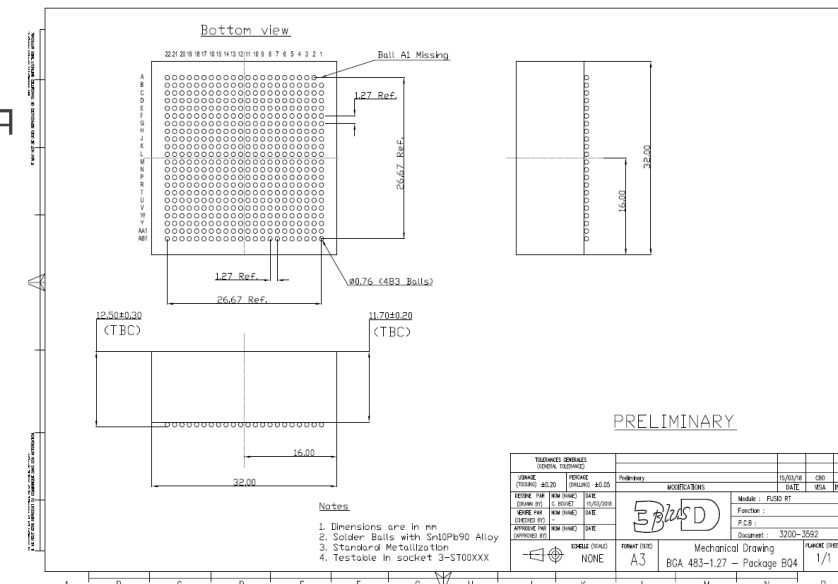
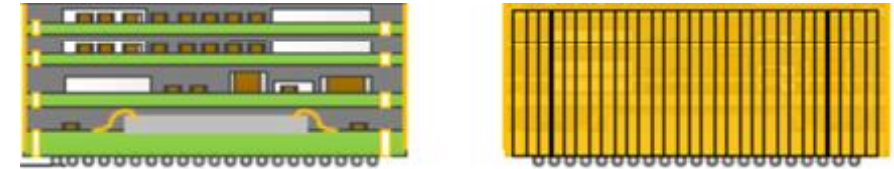


ВЫВОДЫ

FUSIO RT : Первая европейская радиационностойкая ПЛИС, интегрированная с радиационностойкой конфигурационной памятью, оперативной и постоянной ЗУ

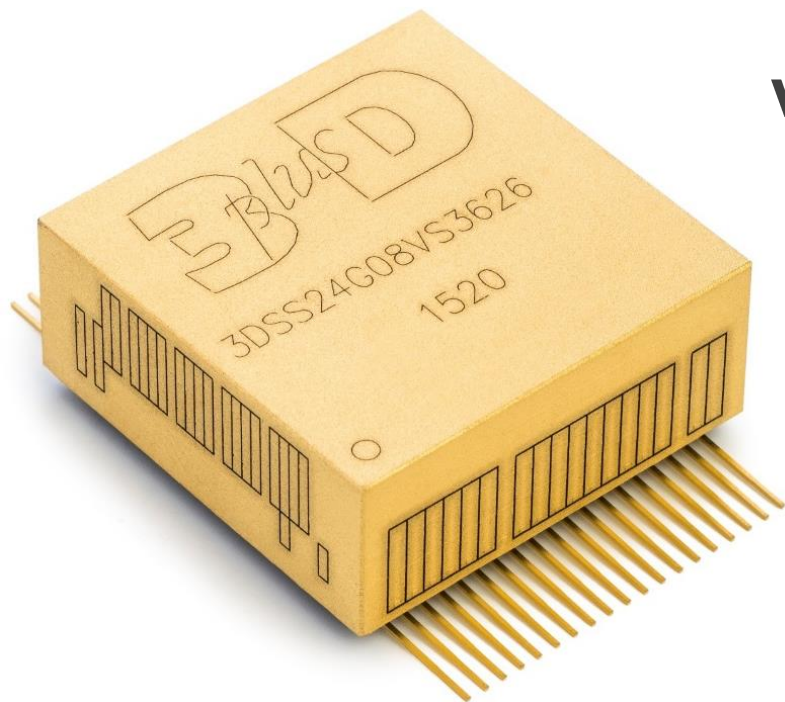
Ключевые преимущества модуля:

- ПЛИС, произведенная по технологии, квалифицированной для космоса
- Интегрированная потоковая конфигурационная **Flash NOR SPI** с троированием
- Опциональная **интегрированная SDRAM** – вычислительная память с шиной данных до x32 бит
 - Доступное IP ядро контроллера SDRAM
- Опциональная **интегрированная NAND Flash** – память для хранения информации с шиной данных до x32 бит
 - Доступное IP ядро контроллера NAND Flash
- Температурный диапазон: **-40 до +105 °C**
- **Корпус BGA483 с шагом выводов 1,27 мм**
- Габариты: 32x32x12,5* мм³ (*модуль в полной конфигурации)
- **Радиационная стойкость:**
 - Накопленная доза TID > **40 крад**
 - Иммуитет к SEL LET с порогом > **60 МэВ*см²/мг.**



Инженерный и летный образец **3DMC0753-3**
доступны для заказа.

**«Не стесняйтесь контактировать с нами, чтобы обсудить
ваши потребности и задачи... в 3-ем измерении»**



www.3D-PLUS.com

**Больше электроники в
меньшем пространстве!**

Литейный пр-т, д. 22, г. Санкт-Петербург

Телефон: +7 (812) 449-01-40

E-mail: Korolev.Aleksey@intech-rus.com

Инженер по применению: Королев Алексей Викторович



DISCOVER.
DESIGN.
DEVELOP.

yadro.com

Генеральный партнер конференции FPGA-Systems 2021.2

tech@exponenta.ru
exponenta.ru



ЭКСПОНЕНТА
ЦЕНТР ИНЖЕНЕРНЫХ ТЕХНОЛОГИЙ
И МОДЕЛИРОВАНИЯ

- **Технические консультации**
- **Подбор инструментов**
- **Обучение специалистов**
- **Работа на заказ**



Генеральный партнёр конференции FPGA-Systems 2021.2



Первая современная отечественная САПР, реализующая сквозной цикл проектирования печатных плат



www.eremex.ru

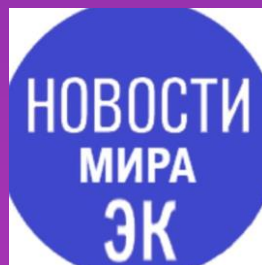
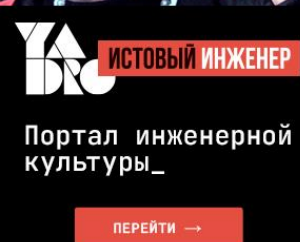
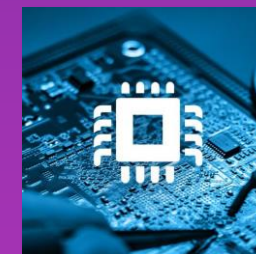
Информационные партнеры



Сообщество
приборостроителей



Русская электроника



PCBSOFT
PCB&IC SOFTWARE

Где найти FPGA комьюнити?



fpga-systems.ru



t.me/fpgasystems <=> @fpgasystems



youtube.com/c/fpgasystems



admin@fpga-systems.ru

