

IV КОНФЕРЕНЦИЯ FPGA РАЗРАБОТЧИКОВ

FPGA-Systems 2023.1

Актуальное расписание FPGA слётов
fpga-systems.ru/meet

Доступно в записи на Youtube

Москва

Санкт-Петербург

Где найти FPGA комьюнити?



fpga-systems.ru



t.me/fpgasystems \Leftrightarrow [@fpgasystems](https://t.me/fpgasystems)



youtube.com/c/fpgasystems



admin@fpga-systems.ru



Поддержки комьюнити и будущие слёты

Вариант_0

yoomoney

Вариант_1

boosty

IV конференция FPGA разработчиков

FPGA-Systems 2023.1

FPGA vs ASIC сравнение маршрутов

Как мы пришли к созданию
внутреннего курса FPGA to ASIC

Александр Огурцов



Александр Огурцов

TeamLead по FPGA прототипированию, YADRO

ФГБОУ ВО НИУ МЭИ, "Радиотехника", 2009

Milestones

Разница в архитектуре FPGA и ASIC

FPGA vs. ASIC: достоинства и недостатки

Маршрут проектирования FPGA vs ASIC

Поговорим о нашем курсе

Что нужно чтобы попасть на наш курс

Milestones

Разница в архитектуре FPGA и ASIC

FPGA vs. ASIC: достоинства и недостатки

Маршрут проектирования FPGA vs ASIC

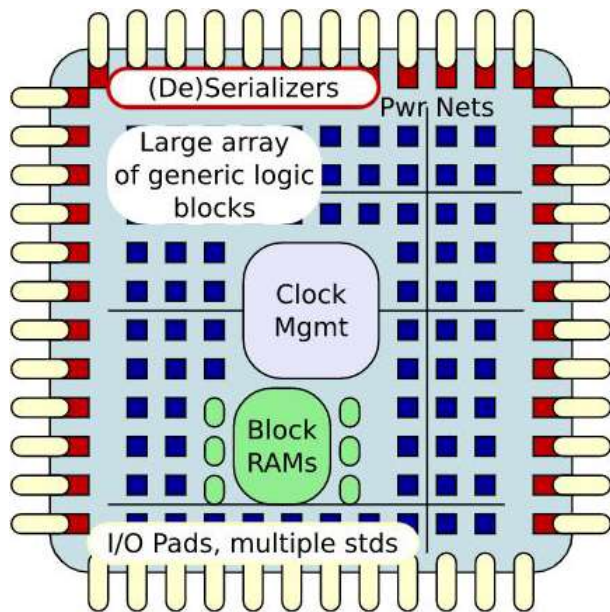
Поговорим о нашем курсе

Что нужно чтобы попасть на наш курс

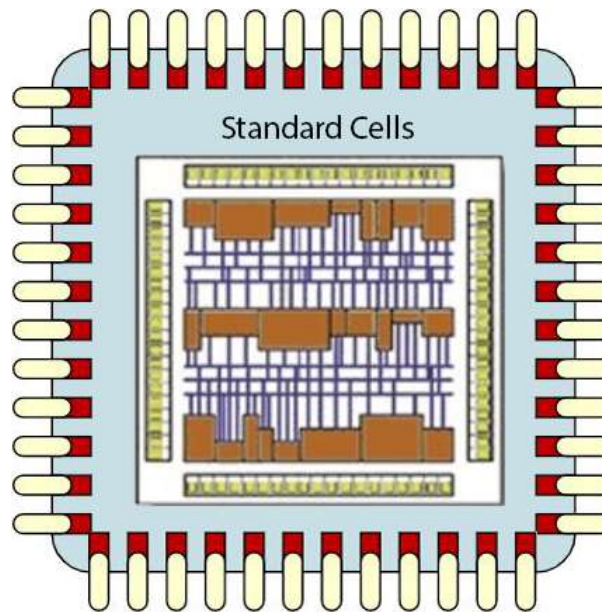
Разница в архитектуре FPGA и ASIC



FPGA



ASIC



Основные отличия

- Standard Cells
- Clocks
- Resets
- On-chip RAM
- I/O peripherals
- Power
- Process variations
- Tools

Milestones

Разница в архитектуре FPGA и ASIC

FPGA vs ASIC: достоинства и недостатки

Маршрут проектирования FPGA vs ASIC

Поговорим о нашем курсе

Что нужно чтобы попасть на наш курс

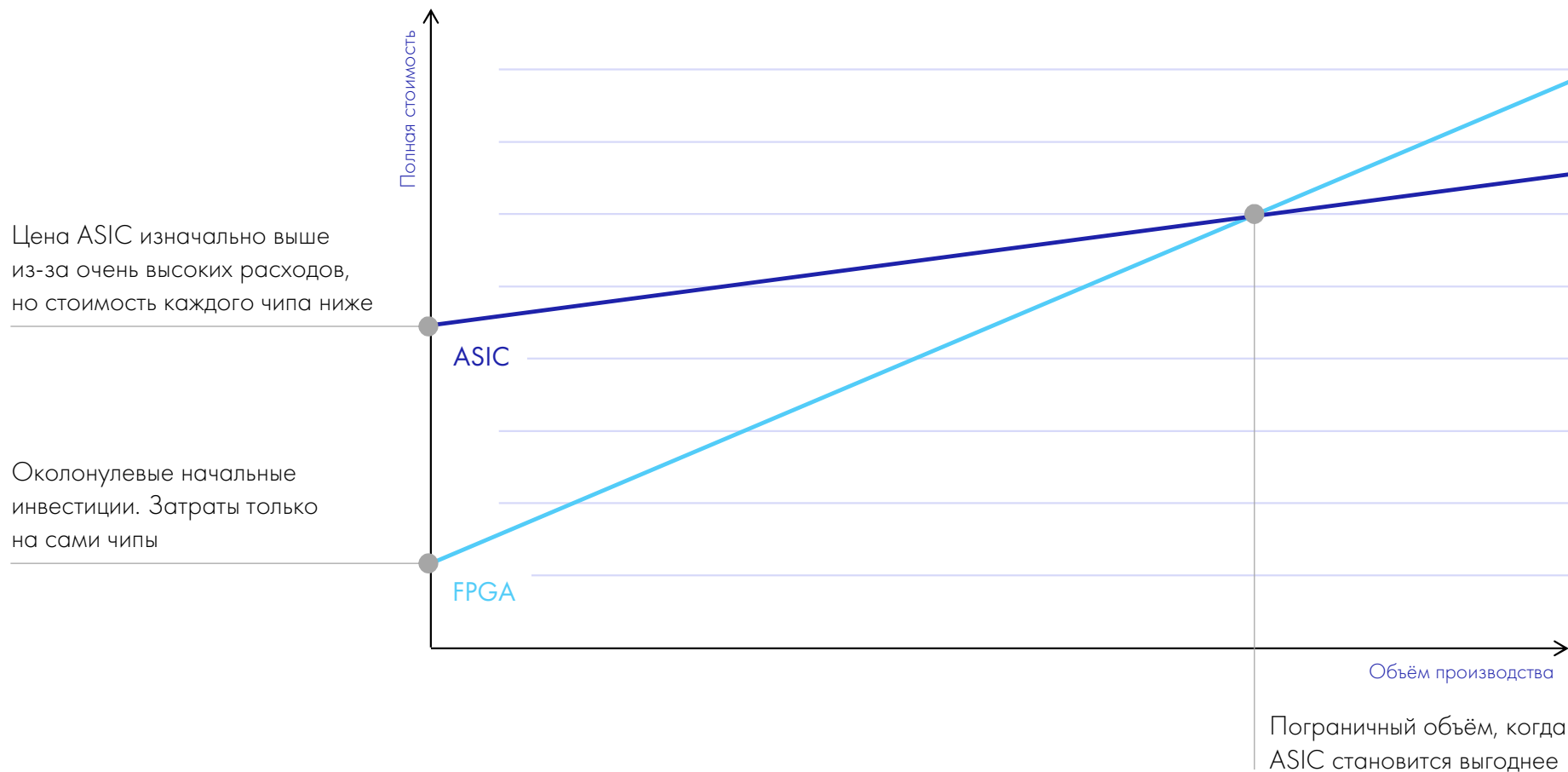
FPGA vs ASIC: достоинства и недостатки



Property	FPGA	ASIC
Маршрут разработки	Простой	Сложный
Время выхода на рынок	Малое	Большое
Единовременные расходы	Низкие	Высокие
Производительность (частота)	Низкая	Высокая
Мощность	Высокая	Низкая
Специальные IPs (analog)	Нет	Есть
Отладка (RAS)	Есть	Нет



FPGA vs ASIC: достоинства и недостатки



Milestones

Разница в архитектуре FPGA и ASIC

FPGA vs ASIC: достоинства и недостатки

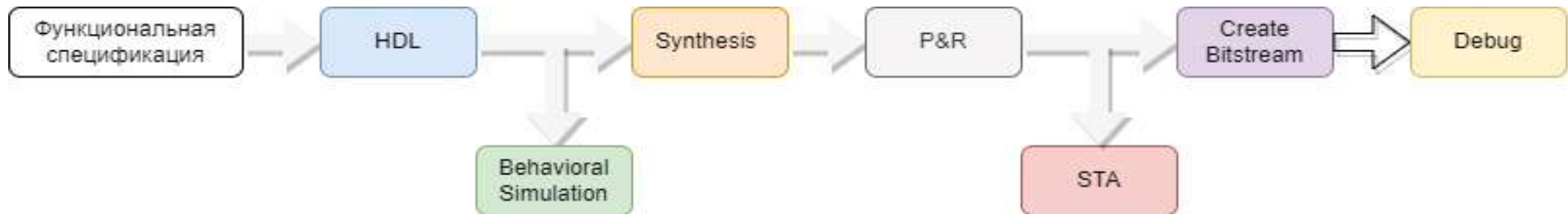
Маршрут проектирования FPGA vs ASIC

Поговорим о нашем курсе

Что нужно чтобы попасть на наш курс

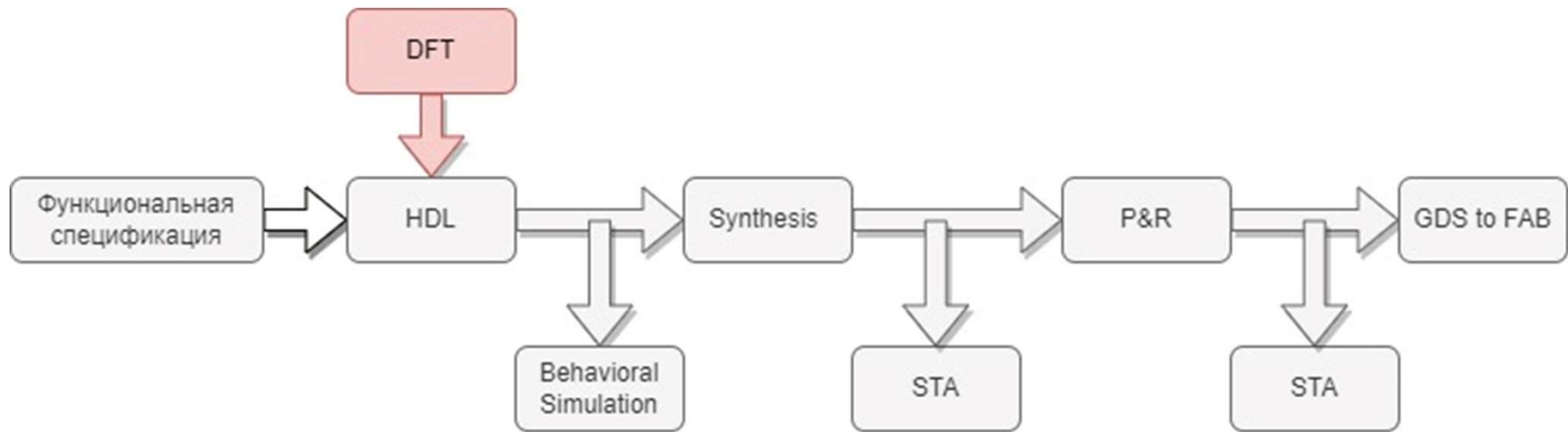


Упрощенный маршрут проектирования для FPGA





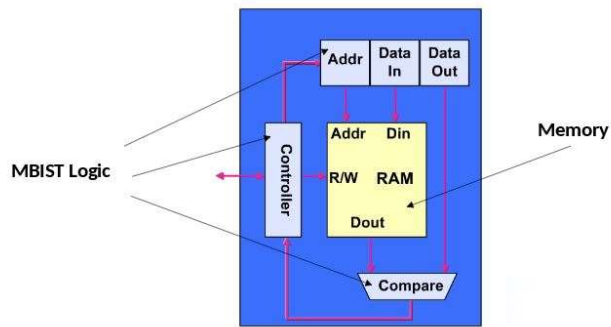
Упрощенный маршрут проектирования для ASIC



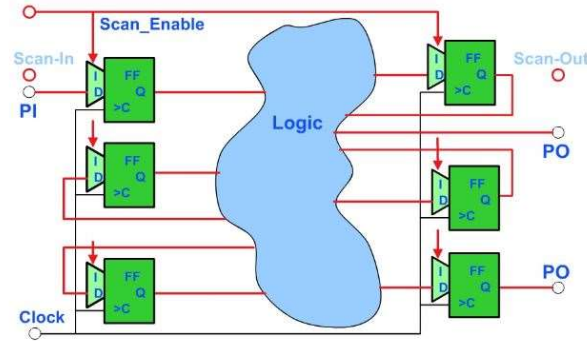
DFT-design for test



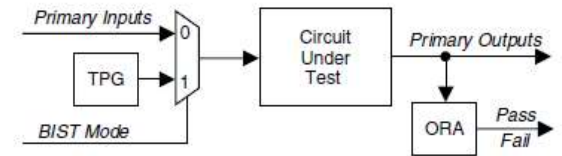
MBIST



SCAN

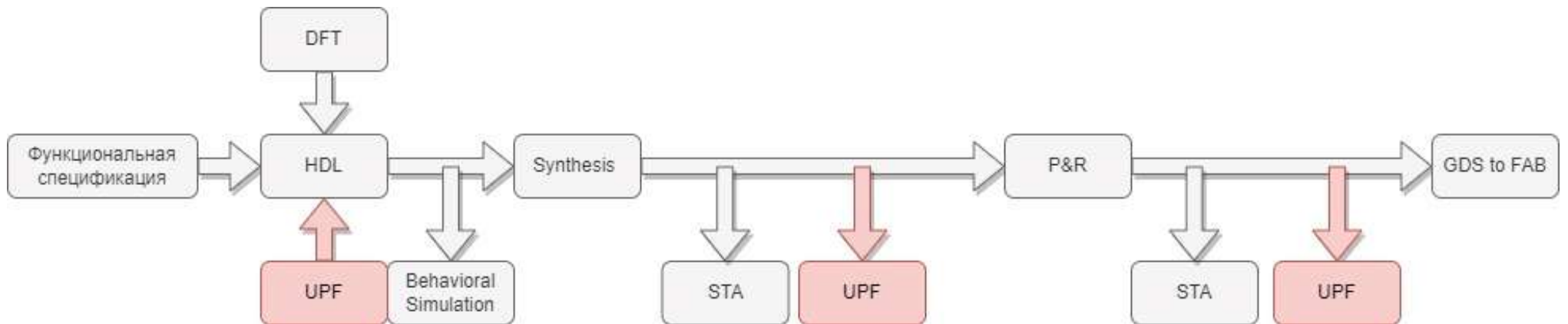


BIST

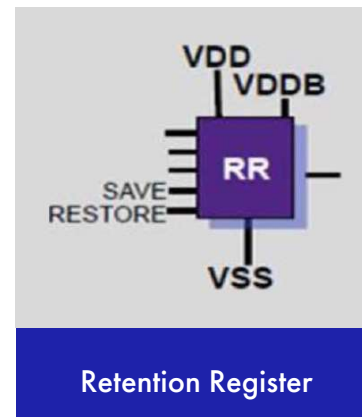
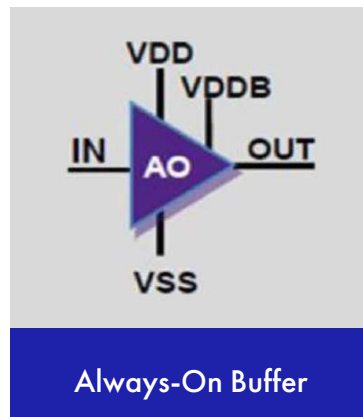
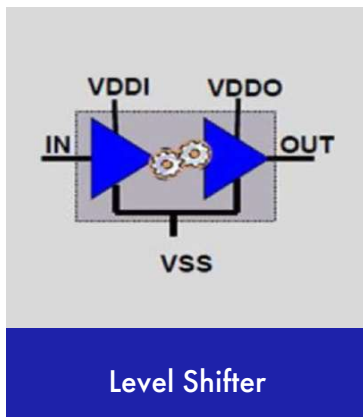
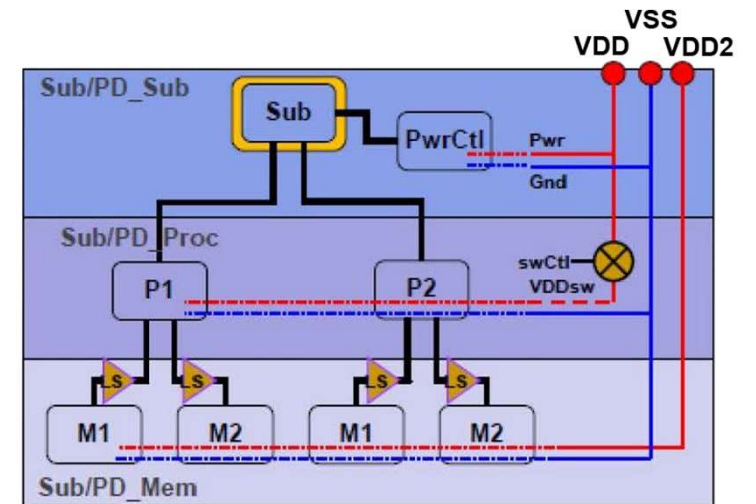
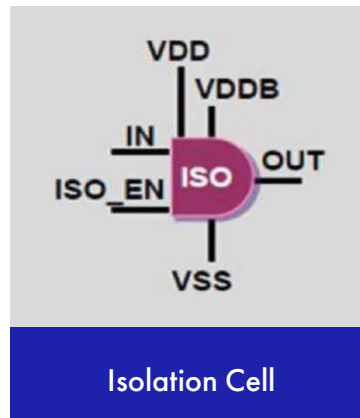
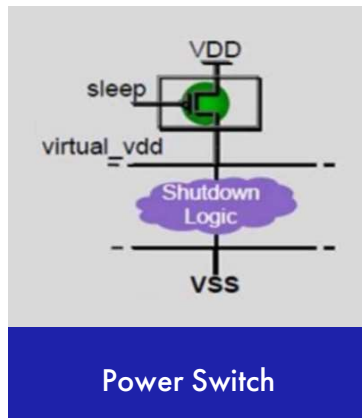




Упрощенный маршрут проектирования для ASIC



UPF — Universal Power Format



```

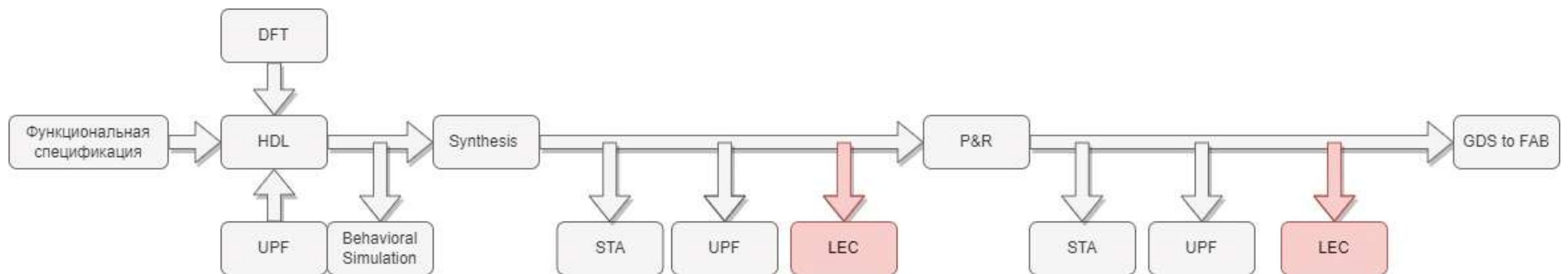
create_supply_port
create_supply_port VDD -direction in
create_supply_port VSS -direction in

create_supply_net
create_supply_net Pwr -domain PD_Sub
create_supply_net Gnd -domain PD_Sub

connect_supply_net
connect_supply_net Pwr -ports {VDD}
connect_supply_net Gnd -ports {VSS}
    
```



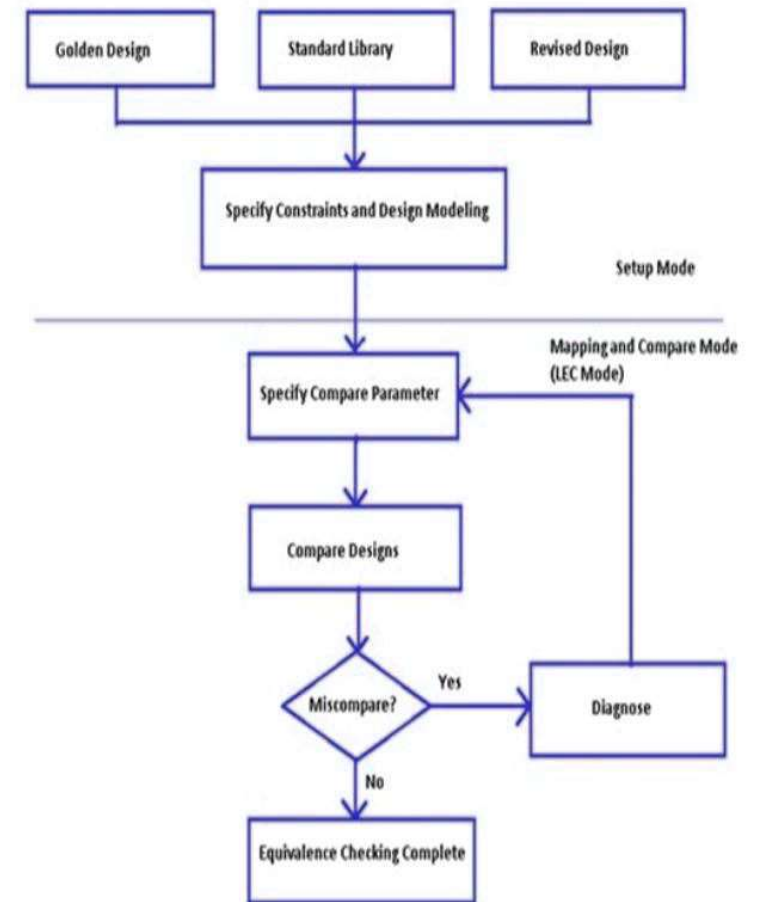
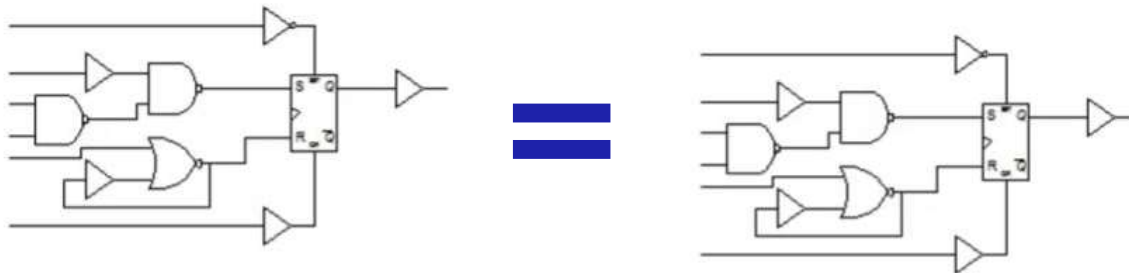
Упрощенный маршрут проектирования для ASIC





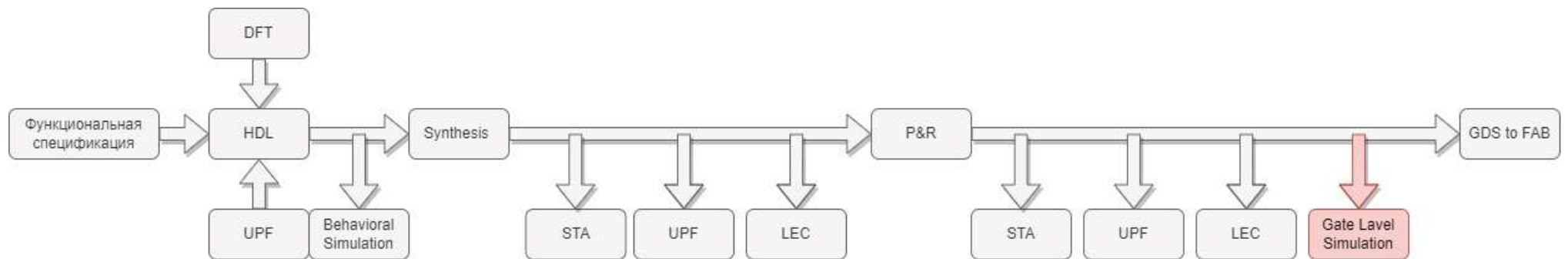
LEC — Logic Equivalence Checking

- Deductive verification
 - Model checking
 - Equivalence checking
- } **Formal verification**
- Simulation - performed on the **model**
 - Emulation, prototyping - product + **enviroment**
 - Testing - performed on the actual **product** (manufacturing test)





Упрощенный маршрут проектирования для ASIC



ASIC разработка



ASIC разработка

Фронтенд (FE):

- Микроархитектура и разработка
- Написание RTL
- Отладка на симуляции
- Отладка тайминга
- Отладка синтеза
- Отладка изделия

FPGA prototyping и валидация:

- Прототип ASIC на FPGA
- Проверка пользовательских сценариев и работы с различными оконечными устройствами
- Загрузка Linux, отладка драйверов и софта
- BenchMarking

Верификация

- Создание тестбенча
- Создание плана тестирования (HVP)
- Написание воздействий на отлаживаемое устройство (DUT)
- Анализ покрытия

Бэкенд (BE):

- Синтез
- Проверка логической эквивалентности (LEC)
- Размещение и разводка (PnR)
- Формирование GDS

Milestones

Разница в архитектуре FPGA и ASIC

FPGA vs ASIC: достоинства и недостатки

Маршрут проектирования FPGA vs ASIC

Поговорим о нашем курсе

Что нужно чтобы попасть на наш курс

Внутренний курс FPGA to ASIC

- Общий маршрут проектирования ASIC
- Процесс интеграции IP
- Построение деревьев синхронизации и сброса
- Статические проверки качества кода (Lint, CDC, RDC)
- Статический временной анализ (STA)
- Формирование констрейнов (.sdc)
- Проведение LEC-анализа
- Проектирование схем с низким энергопотреблением (Power-Aware Design)
- Методика совместной разработки на основе системы контроля версий GitLab+Git
- Вставка тестовых структур (DFT)



Чему вы научитесь?

На курсе вы познакомитесь с теоретическими и практическими аспектами ASIC-проектирования систем на кристалле, ведь маршрут их проектирования требует детального понимания как физически устроена микросхема и каким образом цифровая логика должна быть адаптирована под ограничения техпроцесса и параметров производства.

Программа курса составлена на основе опыта и практики наших коллег, которые уже прошли путь от FPGA к ASIC дизайну. Изучение следующих тем даст вам фундаментальный набор практических навыков, необходимых специалисту по разработке систем на кристалле.

Milestones

Разница в архитектуре FPGA и ASIC

FPGA vs ASIC: достоинства и недостатки

Маршрут проектирования FPGA vs ASIC

Поговорим о нашем курсе

Что нужно чтобы попасть на наш курс

Внутренний курс FPGA to ASIC



Что вам надо знать?

Мы рассчитываем, что вы:

- Понимаете синхронную передачу и дерево клоков
- Отлично знаете Verilog HDL
- Уверенно работаете с форматом .sdc
- Понимаете техники CDC
- Владеете навыками отладки схем на симуляторе и FPGA
- Уверенно используете системы контроля версий
- Владеете Linux
- Знакомы со скриптовыми языками (Tcl, Bash, Make, Python)
- Пишете понятный код, доступный для наследования
- Имеете опыт написания документации на разрабатываемый блок

Отлично, если вы:

- Знакомы с SystemVerilog и синтезируемым подмножеством SystemVerilog. Применяете конструкции языка для сокращения времени разработки и минимизации количества ошибок
- Имеете опыт работы с современными FPGA, Xilinx предпочтителен, хорошо знаете EDA (Vivado)
- Обладаете компетенциями в области статического анализа кода с использованием соответствующих тулов (JG, Spyglass и др.)
- Имеете навыки валидации CDC, RDC
- Используете Git для контроля версий
- Программировали на C (ANSI)
- Знаете английский на уровне, достаточном для переписки с техподдержкой



Другие возможности для обучения



SoC DESIGN CHALLENGE

21-23 апреля 2023 года

YADRO проводит инженерный хакатон SoC Design Challenge

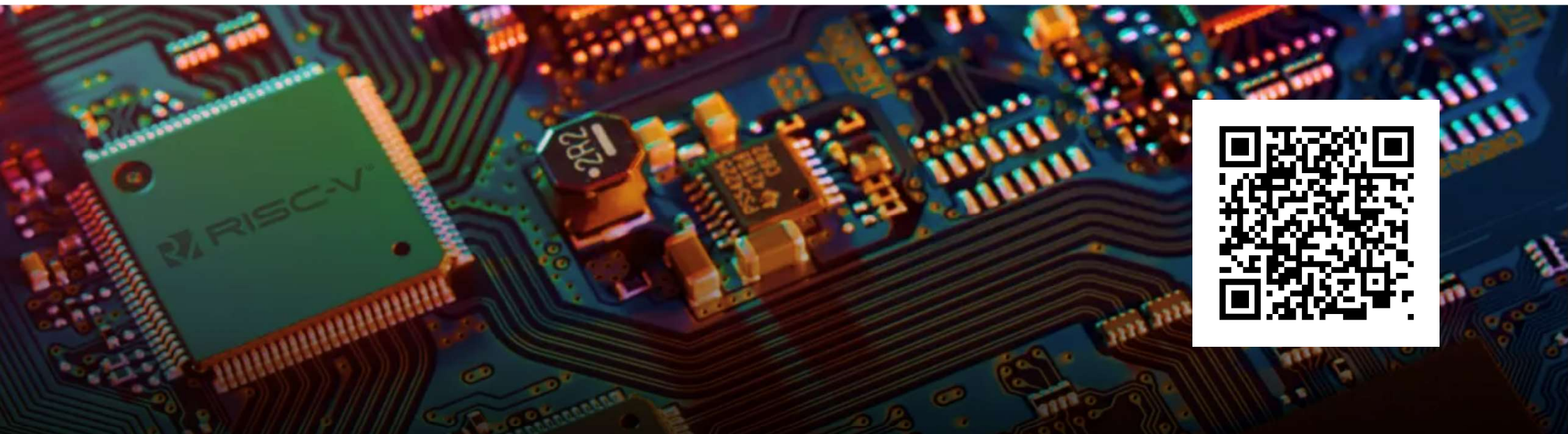
Вы сможете прокачать навыки проектирования современных микропроцессоров на базе архитектуры RISC-V и попробовать свои силы в решении практических задач маршрута проектирования системы на кристалле (СнК) по четырем направлениям. За отведённое время вам предлагается решить один из предложенных кейсов. Работы будут оценивать эксперты-разработчики YADRO Microprocessors, аспиранты и преподаватели МИЭТ.

Регистрация открыта до 7 апреля!



FPGA vs ASIC

Другие возможности для обучения



ШКОЛА СИНТЕЗА ЦИФРОВЫХ СХЕМ

ПРИ ПАРТНЕРСТВЕ



FPGA vs ASIC

Стажировка

Стажировка в YADRO

Мы всегда рады видеть в команде талантливых молодых студентов, которые хотят построить карьеру инженера. Приглашаем тебя на долгосрочную и оплачиваемую стажировку, где ты станешь частью группы технологических компаний YADRO. Это возможность получить опыт работы в инженерной компании, проявить себя и войти в профессиональное сообщество.

Кого мы ждем в нашу команду?

Студентов очной формы обучения



Бакалавриат / Специалитет — 3 курс и старше



Магистратура — 1 и 2 курс



FPGA vs ASIC

Истовый инженер

engineer.yadro.com



Лекториум

Записи лекций от признанных спикеров:
ведущих практикующих инженеров и учёных



Статьи

Научно-познавательные, инженерно-
кругозорные темы



Читателям

Образовательный и познавательный
контент, позволяющий погрузиться
в инженерную культуру



Авторам

Поддерживаем создание материалов,
популяризирующих инженерные профессии.
Пишите на experts@yadro.com





Генеральный партнёр конференции FPGA-Systems 2023.1

DeltaDesign

Первая современная отечественная САПР,
реализующая сквозной цикл проектирования печатных плат



www.eremex.ru

tech@exponenta.ru

exponenta.ru



ЭКСПОНЕНТА

ЦЕНТР ИНЖЕНЕРНЫХ ТЕХНОЛОГИЙ
И МОДЕЛИРОВАНИЯ

Генеральный партнёр конференции FPGA-Systems 2023.1

- **Технические консультации**
- **Подбор инструментов**
- **Обучение специалистов**
- **Работа на заказ**




DISCOVER.
DESIGN.
DEVELOP.

yadro.com

Генеральный партнер конференции FPGA-Systems 2023.1



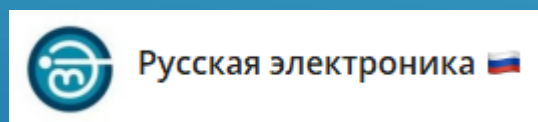
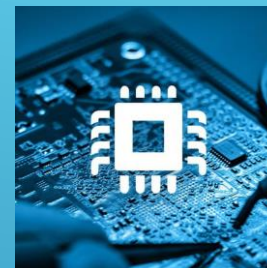
ЛАЗЕРНЫЙ ЦЕНТР



ТОЧКА КИПЕНИЯ
HI-TECH



Информационные партнёры



Где найти FPGA комьюнити?



fpga-systems.ru



t.me/fpgasystems \Leftrightarrow [@fpgasystems](https://t.me/fpgasystems)



youtube.com/c/fpgasystems



admin@fpga-systems.ru

