

**FPGA-SYSTEMS.RU**

сообщество FPGA разработчиков

**Дайджест**

Январь 2021

# Обращение к читателям

Друзья и коллеги! Этот год мы начинаем с введения дайджеста по новостям FPGA-SYSTEMS.RU сообщества. Статьи, новости, обновления по мероприятиям – всё это будет доступно в виде удобного для чтения документа.

Участвуйте в жизни сообщества, вступайте в [телеграм-чат](#), публикуйте статьи. Развивайте науку вместе с нами!



# ОГЛАВЛЕНИЕ ДАЙДЖЕСТА

**01** **Новости месяца**  
Страница [4](#)

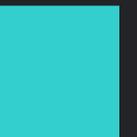
**02** **Статьи**  
Страница [16](#)

**03** **Стримы**  
Страница [20](#)

**04** **Объявления**  
Страница [25](#)

**05** **Услуги сообщества**  
Страница [27](#)

**06** **Контакты**  
Страница [29](#)



07

# Новости месяца

FPGA, mcp3201, spi, ацп

# ПЛИС и АЦП :: 1000 и 1 способ реализации SPI :: Часть 1

- Первый стрим в этом году мы начнем с рубрики "ПЛИСдатые самоделки". Те кто давно на канале наверняка видели первые два видео про работу с интерфейсом SPI – курс для начинающих, который так и остался не законченным. НО! Удачно найденная отладочка на aliexpress со всем необходимым для продолжения курса прибыла как раз перед новым годом и теперь мы можем убить двух зайцев сразу: закончить серию видеоуроков по SPI и провести FPGA стрим.
- Стримов по работе с #SPI АЦП будет несколько, а закончатся они рабочим макетом цветомузыки на FPGA. Сегодня мы займёмся разработкой поведенческой модели АЦП #MCP3201 на VHDL и Verilog и скорее всего успеем сделать один из вариантов реализации интерфейса SPI.

■ [Ссылка на материал](#)

■ Опубликовал: KeisN13

# Установка и работа с GHDL для верификации

- Опубликовал: KeisN13

В блоге Адама тейлора появилось небольшое руководство по началу работы с симулятором с открытым исходным кодом GHDL. Этот симулятор предназначен для верификации проектов, написанных на VHDL.

В этой серии блогов Адам будет уделять внимание работе с фреймворками для верификации, созданных на базе VHDL, например такого как UVVM.

Ознакомиться с первой статьей серии вы можете [по ссылке](#)

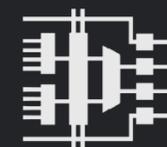
# Компьютерное зрение на платформе ZYNQ

Brian Change Wu предоставил исходный код и видео-инструкцию к своему проекту по работе с Компьютерным Зрением на платформе ZYNQ. По завершению курса вы сможете разработать устройство похожее на Kinect от Microsoft или Intel RealSense. В репозитории вы можете найти:

- алгоритмы компьютерного зрения (stereo vision),
- исходники на языке Verilog,
- linux driver для периферии FPGA.

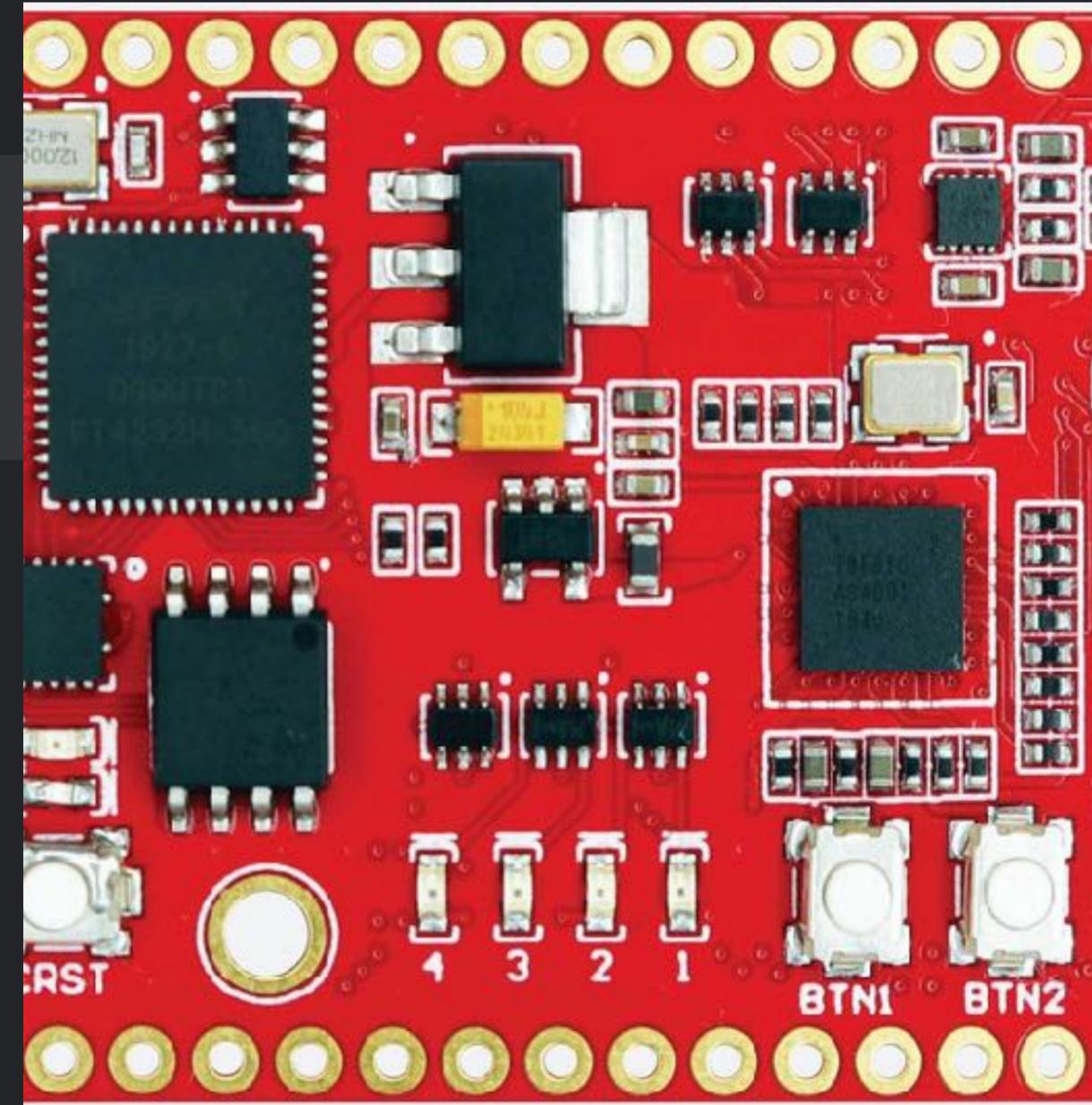
[Ссылка на репозиторий](#)

■ Опубликовал: nicklaytern



# Xyloni – Отладочная плата на ПЛИС Efinix Trion T8

- Отладочная плата Xyloni построена на базе ПЛИС Efinix® T8, имеющей 81-шариковый корпус FBGA. ПЛИС T8 имеют программируемую логику и структуру маршрутизации, построенную на технологии Efinix® Quantum™. Устройства T8 также включают встроенные блоки памяти, блоки умножения (или блоки DSP), PLL и генератор.
- Вместе с отладкой вы получаете лицензию на **программное обеспечение Efinity®** с возможностью обновления в течение 1 годом.
- Подробнее об особенностях отладочной платы на нашем [сайте](#)



■ Опубликовал: KeisN13



## Компания **Xilinx** представила две **НОВЫХ** отладочных платы на ACAP

Компания Xilinx представила две новых отладочных платы на ACAP семейства Versal: Versal AI Core VCK190 и Versal Prime VMK180. Оба отладочных комплекта VCK190 и VMK180 поставляются с одним и тем же набором аксессуаров и имеют схожие интерфейсы. Главное отличие комплектов - целевое устройство. Отладочная плата VCK190 использует Versal AI core VC1902 ACAP, которая включает в себя массив AI Engines, в то время как VMK180 использует Versal Prime VM1802 ACAP.

[Читать новость полностью](#)

# НОВОСТИ FPGA

## Open-source + VHDL + IEEE 802.11 = bladeRF

BladeRF-wiphy - это программно-определяемый радиомодем с открытым исходным кодом совместимый с IEEE 802.11 и написанный на VHDL.

BladeRF-wiphy в сочетании с Linux mac80211 позволяет bladeRF 2.0 micro xA9 стать программно определяемой точкой доступа 802.11! Особенности радиомодема на [странице сайта](#)

## VHDL Style Guide

**VHDL Style Guide (VSG)** предназначен для проверки и исправления VHDL исходников в соответствии с заданным стилем написания кода.

VSG представляет собой набор библиотек, написанных на языке Python.

Ключевые особенности и полная версия новости [на сайте](#)

## Разбираемся в типах программных лицензий. Заметка от Synopsys

Зачастую разработчики в своей работе используют готовые библиотеки, фреймворки, находят интересные решения на github или stack overflow и внедряют в свой продукт. Подробнее [на сайте](#), где вы так же найдете ссылку на источник.



# Центр компетенций Lattice

Lattice, обучение, lec2

Компания Lattice открывает центр обучения и компетенций **LEC2**.

Мы постоянно изучаем рынок, слушаем разработчиков и тесно сотрудничаем с производителями ПЛИС, такими как Lattice, чтобы разработать тренинг, адаптированный к сегодняшним и завтрашним потребностям. [Ссылка на анонс](#)

Сейчас доступно несколько тренингов и семинаров, с которыми можно ознакомиться на странице [тренинг центра](#).

▪ Опубликовал: KeisN13

## Intel анонсировала FPGA с интегрированными АЦП и ЦАП

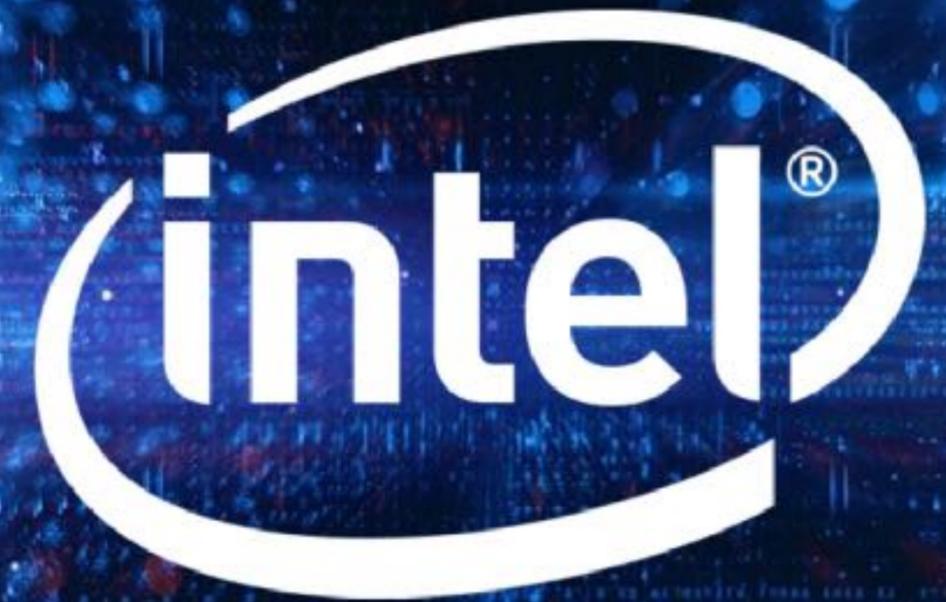
Компания Intel объявила о разработке FPGA с интегрированными АЦП и ЦАП с пропускной способностью 64GSPS. Интеграция преобразователей данных осуществляется по технологии EMIB. Ссылки на источник, а так же видео с демонстрацией работы вы найдете [на сайте](#).

Intel, тренинг, обучение

## 424 бесплатных тренинга от Intel FPGA

До второго квартала 2021 года вы можете воспользоваться бесплатными учебными курсами Intel® FPGA, доступными онлайн. В настоящее время в списке 424 тренинга, так что вы обязательно найдете что-то полезное. Список полезных тренингов, а так же ссылку на них, вы так же можете найти на странице новости на нашем [сайте](#).

Опубликовал: KeisN13



# FPGA

# НОВОСТИ FPGA

## Компания Xilinx выпустила новый релиз Vitis AI за номером 1.3.

Среда разработки Vitis™ AI - это продукт для реализации приложений искусственного интеллекта на аппаратных платформах Xilinx, как на оконечных устройствах, так и на ускорительных картах Alveo™.

Перечень улучшений, а так же ссылки на скачивание и дополнительные ресурсы [на странице новости](#) на сайте.

## Gowin объявляет о доступности ПЛИС автомобильного класса

GOWIN представила и сдала все требования к своим следующим устройствам: GW1N-LV4QN88A4, GW2A-LV18QN88A6, GW2A-LV18PG256A6. Кроме того, GOWIN GW1NZ-LV1QN48A4 - ПЛИС с ультранизким потреблением, завершит квалификацию AEC-Q100 в 3 квартале 2021 года.

Полная версия заметки и ссылка на источник [на сайте](#).

## ИИ в дата-центре: использование возможностей ПЛИС

В последние несколько лет машинное обучение (ML) стало наиболее перспективным методом извлечения значимых паттернов из данных. Этот радикально новый тип ИТ-нагрузки создает гораздо более интеллектуальные программные системы, но создает серьезные проблемы для традиционной инфраструктуры центров обработки данных. Краткий обзор и ссылка на бесплатное скачивание книги [на сайте](#).



# PCBSOFT

PCB&IC SOFTWARE

Симуляторы ПЛИС

IP-ядра для ПЛИС и ASIC

САПР ASIC



## Новые возможности симулятора Active-HDL 12

Новая версия симулятора ПЛИС Active-HDL, вышедшая в 2021 году, стал еще более удобным в работе и мощным. Возможность использовать универсальный симулятор для работы с проектами HDL для любых ПЛИС ведущих вендоров, быстрая компиляция проекта, удобный и эффективный симулятор делают Active-HDL весьма полезным инструментом для разработчиков сложных проектов ПЛИС.

В полной версии новости [на сайте](#) перечислены улучшения в симуляции Verilog, VHDL-2019 и другие характеристики инструмента.

- Опубликовал: akulin1486

## MICROCHIP POLARFIRE® SOC FPGA

Компания Microchip подготовила серию [вебинаров](#) о работе с PolarFire® SoC FPGA, которая имеет аппаратный RISC-V. В 4-ом вебинаре серии речь пойдет о работе с Hart Software Services (HSS).

14 января 2021

## СЕМИНАР INTEL

Intel FPGA Technology Day EMEA  
На этом однодневном мероприятии компания Intel расскажет об использовании ПЛИС в передовых технологиях и решениях для индустрии 4.0. Все [материалы](#) будут доступны в течение 4-х недель после мероприятия.

20 января 2021

## Зимний хакатон от QuickSilicon

Компания QuickSilicon открыла [регистрацию](#) на зимний хакатон! Как и в прошлый раз нас ждут задания по написанию кода на HDL, соответствующему описанию в задании. Для победы необходимо в кратчайшее время решить все задания так, чтобы все тесты были пройдены успешно.

# Мероприятия месяца и анонсы

## Xilinx Versal ACAP - от ПЛИС к платформе

С семейством Versal ACAP Xilinx вводит совершенно новую архитектуру, позволяющую эффективно использовать широкий спектр гетерогенных вычислительных ресурсов.

[Вебинар](#) посвящен основным концепциям семейства и знакомит с вычислительными механизмами, APU (Arm A72) и RPU.

29 января 2021

## Повышение производительности систем на базе FPGA

Компания MoSyS, предлагающая решения по внешней памяти, проводит [вебинар](#), на котором вы узнаете как архитектура и организация памяти разрабатываемой системы на базе ПЛИС, влияет на пропускную способность системы, производительность, затраты и время проектирования.

3 февраля 2021

# 02 Статьи

# FPGA или микроконтроллер: что же выбрать?

▪ Опубликовал: KeisN13

ПЛИС и микроконтроллер являются аппаратными устройствами. Они разрабатываются для обслуживания рынка встраиваемых систем, где программное и аппаратное обеспечение работают вместе, чтобы облегчить общую функциональность проекта, например, чтобы решить проблему или поставленную задачу.

Мы [обсудим](#) сходства и различия между ПЛИС и микроконтроллером.

# UVM тест таблицы *sin/cos*

- Опубликовал: Amurak

В данном руководстве описывается пример построения тестового окружения с использованием UVM для проверки компонента, описанного при помощи HDL. В качестве тестируемого компонента (DUT) используется таблица синуса/косинуса, описанная на языке VHDL.

[Читать статью](#)

HelloWorld, ebaz4205, Zynq

# ZYNQ HW: EBAZ4205

■ Опубликовал: sea

Цель данного tutorials – повторить создание проекта Hello World с выводом текстовой строки в последовательный интерфейс UART, но на плате EBAZ4205. Для этого нужно будет учесть аппаратные особенности этой платы. Так же, отличием этого tutorials является использование Vitis вместо более раннего варианта SDK.

[ZYNQ HW: EBAZ4205: часть 1](#)

[ZYNQ HW: EBAZ4205: часть 2](#)

03

СТРИМЫ



# Исходники со стрима по SPI выложены на GitHub

■ Опубликовал: anton\_sosnitzkij

Репозиторий содержит различные варианты написания протокола SPI для АЦП MPC3201 на языках описания аппаратуры для **Xilinx**, которые были реализованы в рамках двух стримов.

В репозитории вы найдете:

- проект для **Vivado 2019.2**;
- исходники всех реализаций из стримов папке *.srcs*;
- тестбенчи для проверки работы **SPI**

[Ссылка на материал](#)

[ПЛИС и АЦП :: 1000 и 1 способ реализации SPI :: Часть 1](#)

[ПЛИС и АЦП :: 1000 и 1 способ реализации SPI :: Часть 2](#)

# Код со стрима ПЛИСамоделки :: Работа с видео на FPGA

▪ Опубликовал: evgeniyBolnov

Данный репозиторий содержит код, написанный на стриме.

В репозитории вы найдете:

- Сам генератор
- Проект для Quartus 13.1(Последняя среда, поддерживающая Cyclone III, на котором проводилась демонстрация)
- Тестбенчи для проверки

[Ссылка на материал](#)

[ПЛИСамоделки :: Работа с Видео на FPGA::  
Колаб :: часть 1](#)

FPGA, vhdl, Verilog, gate-level, basic-logic

# Gate Level FPGA

## Исходники

### стрима

### 23 января

- Опубликовал: KeisN13

В репозитории находятся материалы с прошедшего стрима Gate Level FPGA на котором рассматривалась реализация элементов цифровых схем из базовых логических элементов на VHDL и Verilog.

Работы выполнялась в Vivado v2020.2

[Ссылка на материал](#)

[Gate Level FPGA :: основы проектирования цифровых устройств](#)

ПЛИС, ECO, FPGA

# ECO Flow - извращенное проектирование на FPGA

- Опубликовал:

Несколько лет назад Михаил Коробов (KeisN13) написал очень большой гайд с огромным количеством картинок про такой интересный маршрут проектирования на ПЛИС, который называется ECO Flow. Обновляем знания и изучает киллер-фичи на еженедельном стриме.

[Ссылка на материал](#)

[ECO Flow - извращенное проектирование на FPGA](#)

# 04 **Объявления**

# Объявления за январь

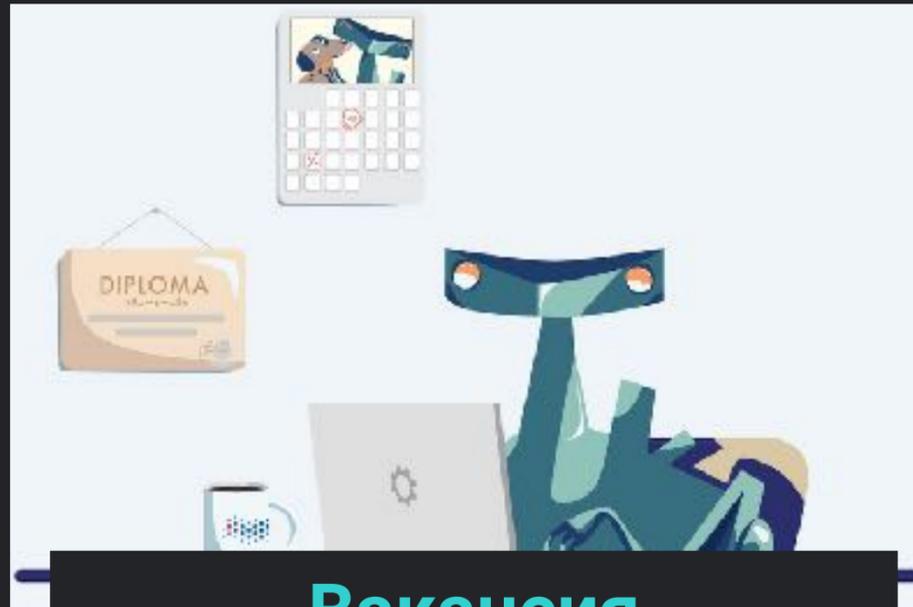


## Вакансия

Начинающий FPGA/ПЛИС разработчик (Москва)

Фирма занимается разработкой ПО и интегрированием в промышленные системы и устройства измерительных, вычислительных и управляющих модулей на основе перспективных FPGA.

Подобное описание вакансии и контакты для связи [на сайте](#)



## Вакансия

FPGA разработчик. Полная занятость (Москва)  
Занимаемся разработкой материнских плат, видеокамер, коммутаторов и т.п. оборудования.

Основной долгоиграющий продукт в работе: **Микроконтроллер SSD** диска.

Подробное описание вакансии и контакты для связи [на сайте](#).



## Вакансия

FPGA-разработчик - FPGA Design Engineer

Ищем инициативного специалиста, готового взять на себя разработку и ведение проектов от Т.З. до готового изделия. Основное направление работы – разработка алгоритмов ЦОС для приёмопередающих комплексов связи и телекоммуникации.

Подробное описание вакансии и контакты для связи [на сайте](#).

05

Услуги сообщества

# Услуги сообщества

## Для дистрибьюторов и производителей

Дистрибьюторам в области FPGA и производителям изделий на базе FPGA команда сообщества предлагает услуги по написанию, переводу и оформлению статей профессионального направления, помощь в подготовке и проведению вебинаров как для новичков, так и для специалистов области, написание отзыва, рецензии, в том числе в формате видео-обзора.

[Заказать услугу](#)

## Поддержать проект

Если вы неравнодушны к развитию сообщества и хотите, чтобы вы сами или ваша компания стали его частью, вы можете поддержать проект или стать спонсором. Напишите нам на [почту](#) или поддержите наш проект [по ссылке](#).

## Для HR

FPGA-systems.ru — это сообщество молодых специалистов, которое собрало вокруг себя сторонников разного уровня: от студентов до профессионалов с многолетним стажем. Такая концентрация кадров позволит найти в компанию квалифицированного и заинтересованного сотрудника в востребованной области.

[Подробнее](#)

## Размещение рекламы

Мы стремимся сформировать сплочённое сообщество, обозначив общие темы, а так же размещая узконаправленный специализированный материал. На нашем сайте вы можете разместить рекламу продукции по тематике FPGA, анонсы мероприятий и конференций. Для подробного ознакомления с условиями и ценами, скачайте наш [Media Kit](#).

## Для издательств

Мы следим за всеми новостями в FPGA области и оперативно переводим актуальные англоязычные статьи и исследования. Собирая наиболее интересную информацию, проверяя её достоверность, мы заслужили авторитет со стороны профессионального сообщества. Размещая статьи, журналы и книги на нашем ресурсе, вы приобретаете широкий круг квалифицированной публики в области FPGA.

[Подробнее](#)

## Хотите узнать подробнее?

Посмотрите полный перечень услуг, предоставляемых сообществом с подробным описанием [на сайте](#).

06

**Контакты**

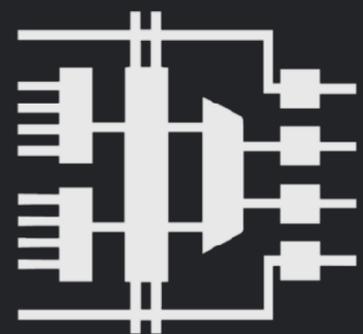


# Контакты по вопросам сотрудничества

- Web-site: [fpga-systems.ru](http://fpga-systems.ru)
- Phone: +7 (929) 955 68 75, Коробков Михаил, официальный контакт администрации сообщества
- E-mail: [admin@fpga-systems.ru](mailto:admin@fpga-systems.ru)
  
- Telegram [t.me/fpgasystems](https://t.me/fpgasystems)
- Vkontakte [vk.com/club185679360](https://vk.com/club185679360)
- Facebook [facebook.com/groups/fpgasystems.ru](https://facebook.com/groups/fpgasystems.ru)
- Youtube [youtube.com/c/fpgasystems](https://youtube.com/c/fpgasystems)

# Спасибо за просмотр!

Следите за обновлениями на сайте и подписывайтесь на ежемесячный дайджест



**FPGA-SYSTEMS.RU**

сообщество FPGA разработчиков